

Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Bacharelado em Ciência da Computação
Disciplina: INE5406 – Sistemas Digitais

***PROJETO DO SISTEMA DE CONTROLE DE UMA
MÁQUINA DE VENDA DE REFRIGERANTES***

Equipe:

Jucemar Luis Monteiro – 07132027 – jucemar20@yahoo.com.br

João Paulo Pizani Flor – 07132025 – joapizani@inf.ufsc.br

1. Introdução

Este relatório detalha o projeto do sistema digital de controle de uma máquina de venda de refrigerante, o qual foi descrito na linguagem VHDL e usando o modelo de máquina de estados de Moore. Os passos do projeto que constam do relatório são: diagrama de estados, tabela de próximo estado, equações de próximo estado, tabela de saída, diagrama em blocos do circuito e uma pequena descrição dos resultados da síntese para um FPGA da família “Stratix” da Altera, e validação com simulação por formas de onda.

2. Descrição da máquina

A descrição da máquina de venda de refrigerante é feita usando VHDL e o modelo de máquina de Moore, no qual a saída é função somente do estado atual. A máquina aceita somente moedas de R\$ 0,50 e R\$ 1,00, sendo possível inserir somente uma moeda por vez. O refrigerante é liberado quando a combinação das moedas é igual ou superior a R\$ 1,50; caso ela exceda o valor do refrigerante, não é fornecido troco.

A máquina possui um sensor para moedas de R\$ 0,50 e outro para R\$ 1,00 e a saída que aciona o mecanismo para liberar o refrigerante, além de um reset assíncrono, que permite iniciar a máquina num estado conhecido.

O estado inicial é R\$ 0,00, os estados intermediários são R\$ 0,50 e R\$ 1,00 e o estado final é R\$ 1,50. A transição de estados faz-se inserindo moedas. Caso o reset seja ativado, a máquina retorna imediatamente ao estado inicial independentemente da posição onde esteja. Ao chegar no estado final (refrigerante), ela aciona o mecanismo que libera o produto e depois de um ciclo de relógio a máquina retorna ao estado inicial.

3. Diagrama de estados

4. Tabela de Estados.

A^n	B^n	D_1	D_0	A^{n+1}	B^{n+1}
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	x	x
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	1	1
0	1	1	1	x	x
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	1	1
1	0	1	1	x	x
1	1	x	x	0	0

AB – Estado;

D_1 – Detector da moeda de R\$1;

D_0 – Detector da moeda de R\$0,50;

5. Equações de Estado.

Mapa de Karnaugh para A^{n+1}

ABD_1D_0	00	01	11	10
00			x	1
01		1	x	1
11				
10	1	1	x	1

$$A^{n+1} = \neg A.D_1 + \neg B.A + \neg A.B.D_0$$

Mapa de Karnaugh para B^{n+1}

ABD_1D_0	00	01	11	10
00		1	x	
01	1		x	1
11				
10		1	x	1

$$B^{n+1} = \neg B.D_0 + \neg A.B.(\neg D_0) + \neg B.A.D_1$$

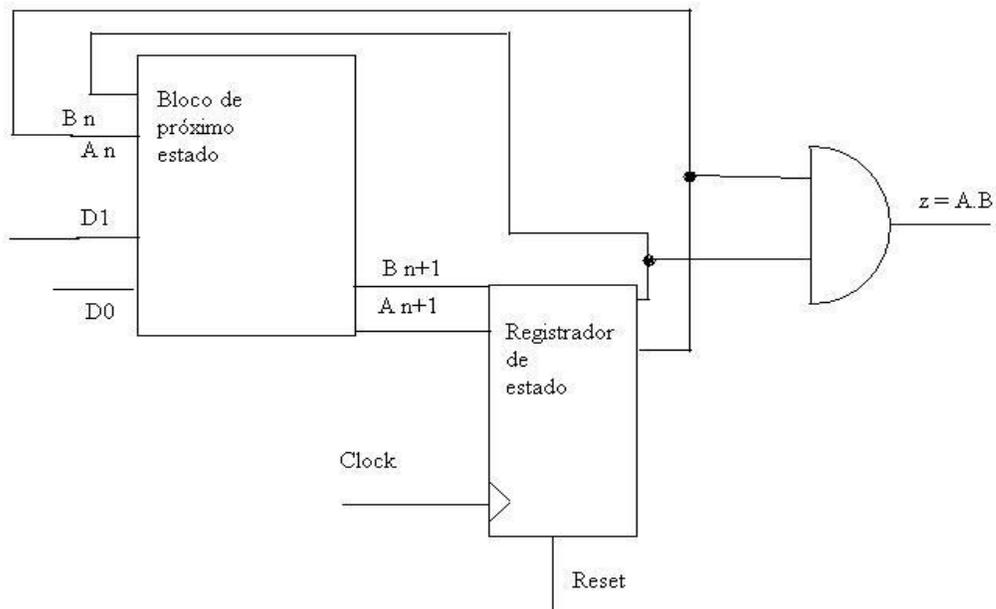
6. Tabela de Saída.

z = refrigerante

A	B	z
0	x	0
1	0	0
1	1	1

$$z = A.B$$

7. Diagrama de Blocos



8. Resultado da síntese

A síntese utiliza a família Stratix, sendo alocado 8 elementos do dispositivo EP1S10F484C5, operando com uma frequência máxima de 422.12 Mhz, o atraso crítico de “clk” para “refri” que é o estado “umcinquenta” é de 6.707 ns.

9. Resultado da validação

O resultado da validação cobre 100% das possibilidades e se comporta de acordo como esperado na descrição da máquina. Ele pode ser mais bem compreendido analisando o anexo.

10. Bibliografia

KATZ, Randy; BORRIELLO, Gaetano. - Contemporary Logic Design. 2nd Edition, Prentice Hall, 2005.

DEWEY, Allen. Analysis and Design of Digital Systems with VHDL. Boston: Inter. Thomson Publishing, 1997.

Manual VHDL Altera em <http://www.altera.com/literature/lit-index.html>

http://en.wikipedia.org/wiki/Moore_machine

http://en.wikipedia.org/wiki/Mealy_machine

http://pt.wikipedia.org/wiki/M%C3%A1quina_de_Mealy

<http://en.wikipedia.org/wiki/Vhdl>

11. Anexo. (formas de onda da simulação)

db/maquinaMercenaria.sim.cvwf

db/maquinaMercenaria.sim.cvwf

