



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 12-T

5. Projeto de Sistemas Digitais no Nível RT. Barramentos x Multiplexadores, Registradores x Banco de Registradores, Análise de *Timing* de um SD.

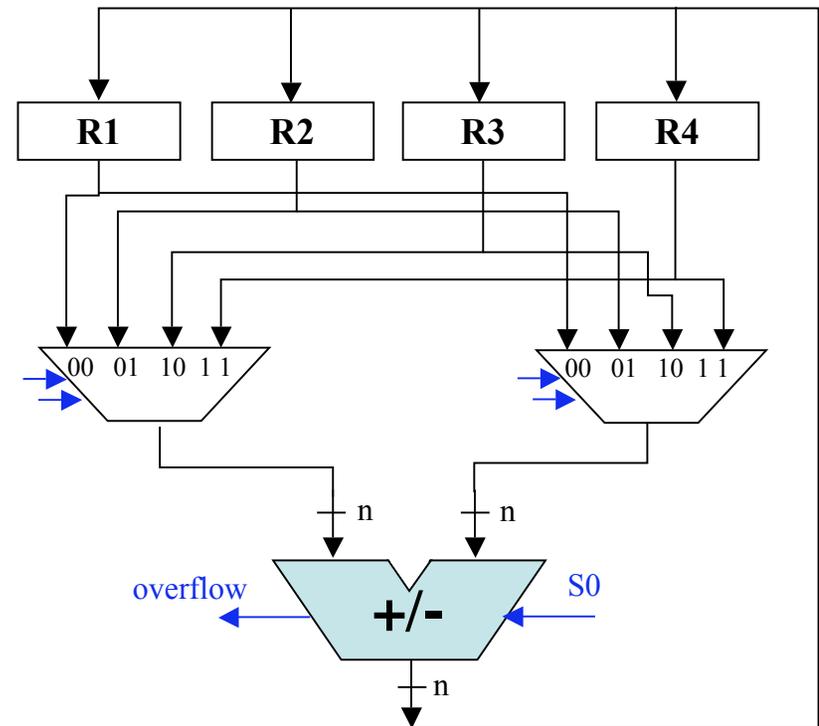
Prof. José Luís Güntzel
guntzel@inf.ufsc.br

www.inf.ufsc.br/~guntzel/ine5406/ine5406.html

5. Projeto de Sistemas Digitais no Nível RT

► Barramentos x Multiplexadores

- Se qualquer registrador pode ser fonte ou destino de dados para qualquer uma das entradas da UF
- Se somente um registrador está conectado a cada entrada da UF, por vez (i.e., por ciclo de relógio)
- Então, é melhor usar barramentos (um por entrada da UF)!

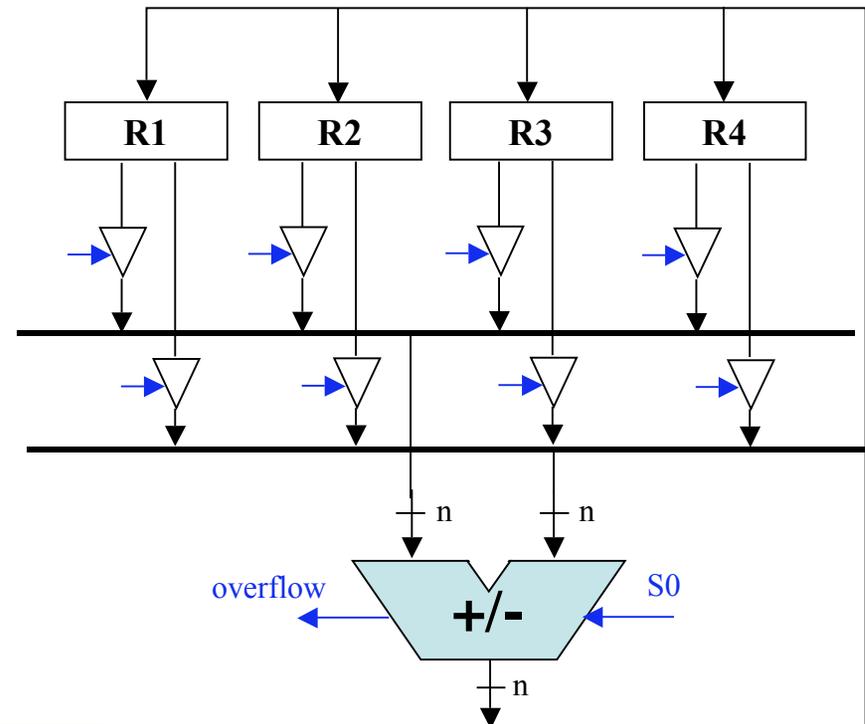


4 sinais de controle

5. Projeto de Sistemas Digitais no Nível RT

▶ Barramentos x Multiplexadores

- Porém, somente um registrador pode escrever no barramento, por vez (i.e., por ciclo de relógio)
- Logo, usar *tri-state*

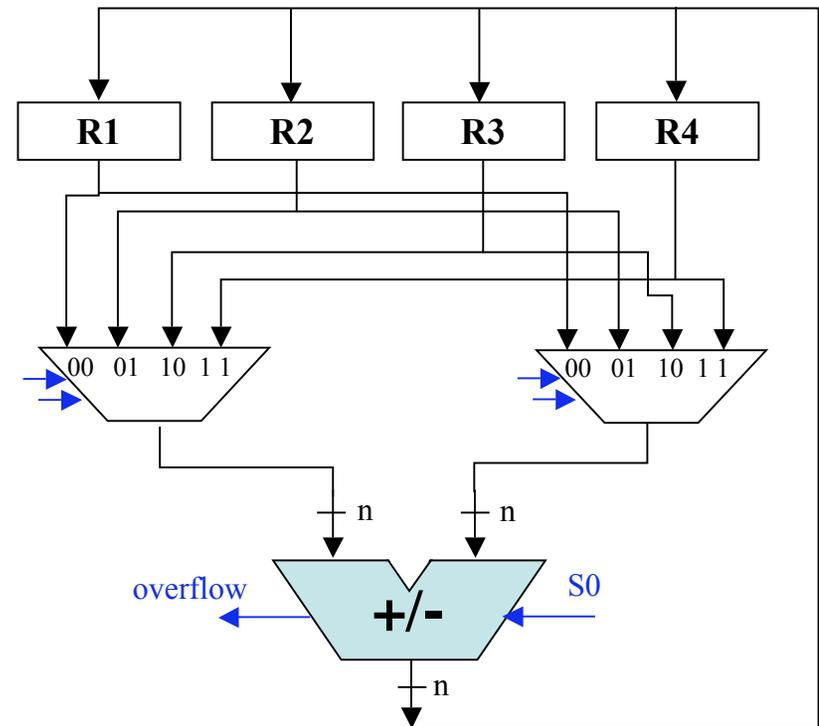


8 sinais de controle

5. Projeto de Sistemas Digitais no Nível RT

▶ Registradores x Banco de Registradores

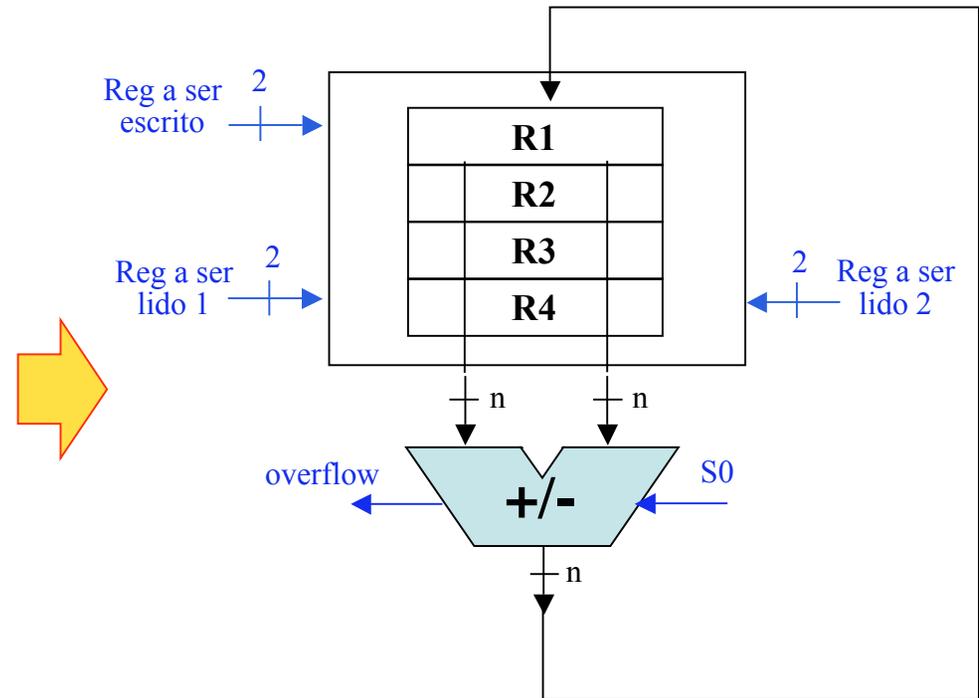
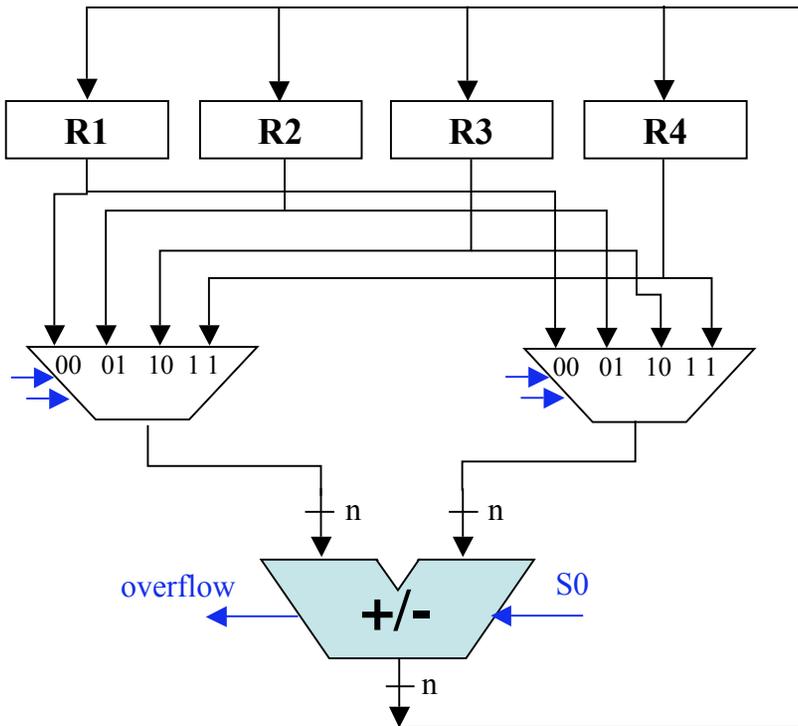
- Se houver uma quantidade grande de registradores (ou pelo menos 4)
- Se somente um registrador está conectado a cada entrada da UF, por vez (i.e., por ciclo de relógio)
- Então, é possível reduzir custo da rede de interconexão agrupando os registradores



5. Projeto de Sistemas Digitais no Nível RT

▶ Registradores x Banco de Registradores

Exemplo 1:

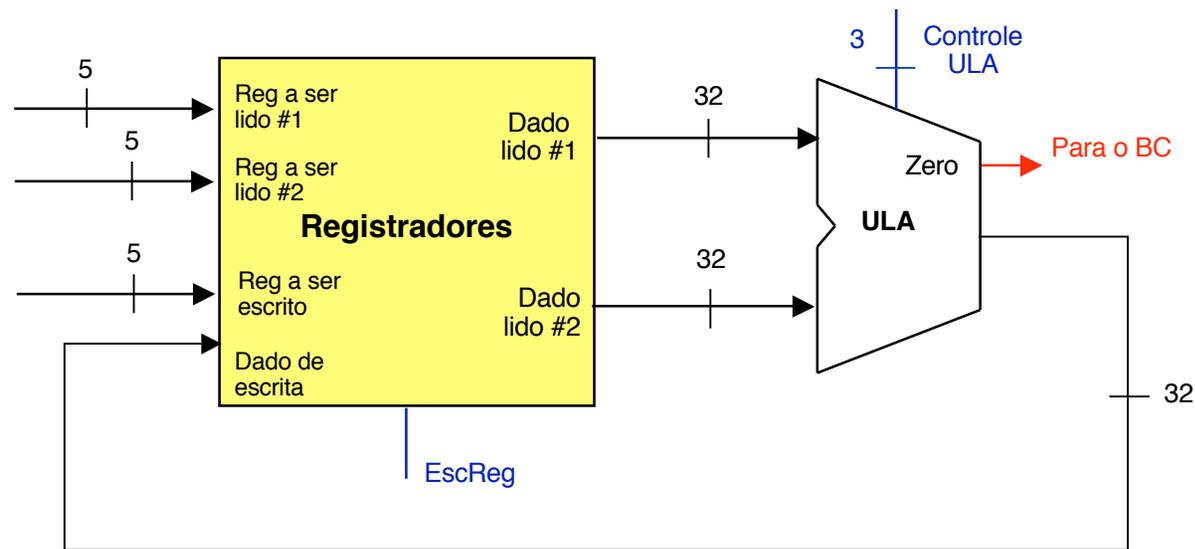


- 4 registradores
- 2 “portas” de leitura e 1 “porta” de escrita
- 2 bits de endereço/ por “porta”

5. Projeto de Sistemas Digitais no Nível RT

▶ Registradores x Banco de Registradores

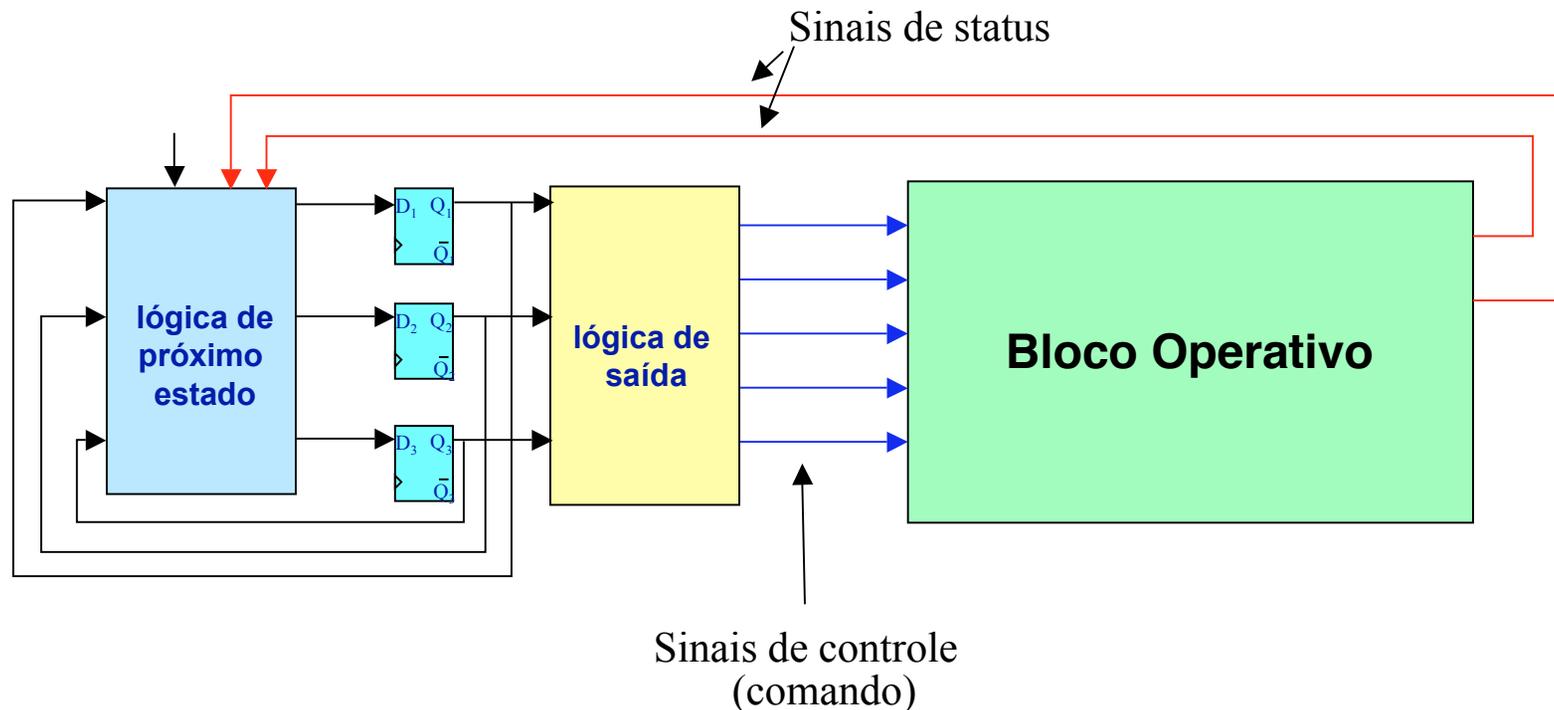
Exemplo 2: Banco de registradores de um microprocessador



- 2 “portas” de leitura e 1 “porta” de escrita (há um sinal p/ habilitar escrita)
- Quantos registradores há neste banco de registradores?
- Qual o comprimento (ou tamanho) dos dados?

5. Projeto de Sistemas Digitais no Nível RT

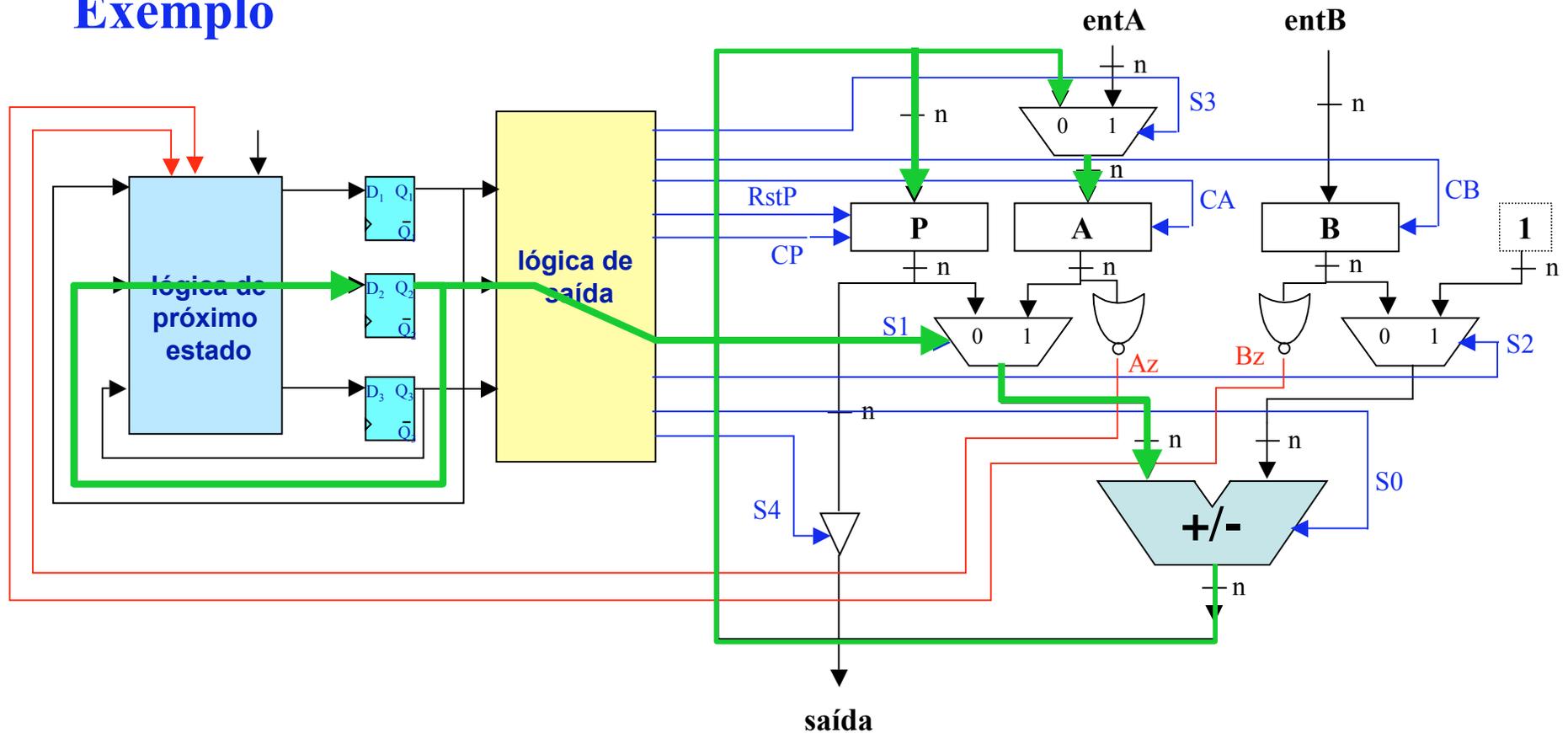
► Análise de *Timing*



5. Projeto de Sistemas Digitais no Nível RT

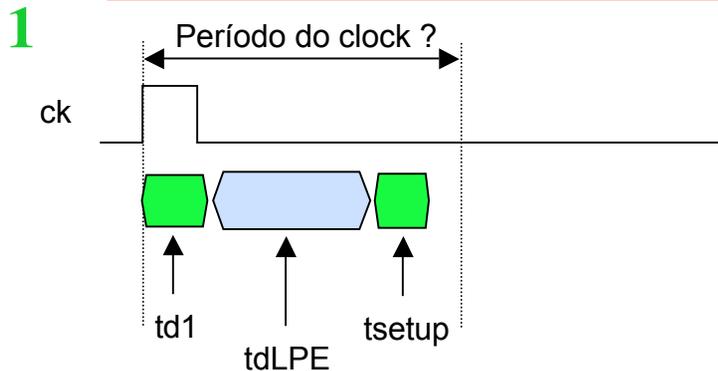
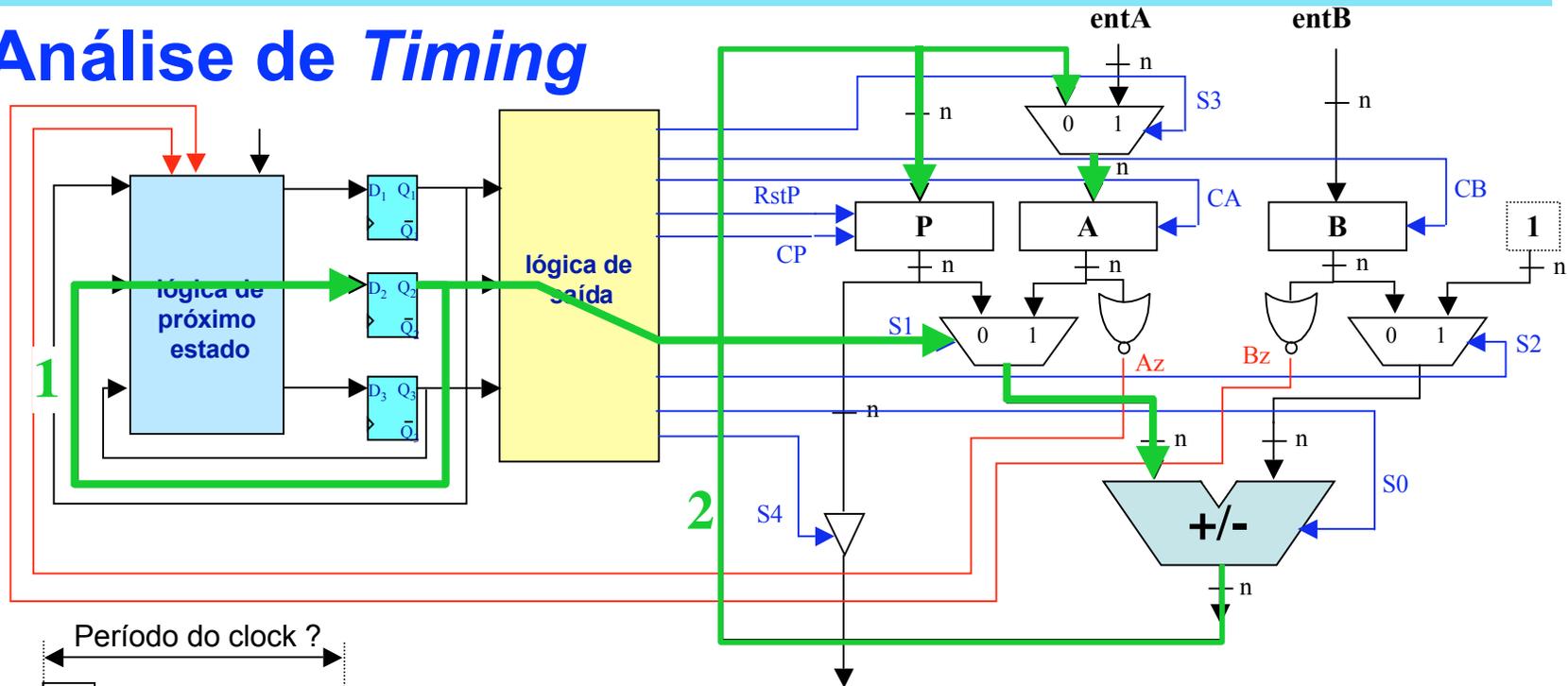
▶ Análise de *Timing*

Exemplo



5. Projeto de Sistemas Digitais no Nível RT

Análise de *Timing*



$td1 = \max \{ tdRegEst, thold \}$, onde:

- $tdRegEst$ = atraso de propagação do reg. de estado
- $thold$ = tempo de manutenção (hold) do reg. de estado
- $tdLPE$ = atraso e propagação da lógica de próximo estado
- $tdSU$ = tempo de *setup* do registrador de estado

5. Projeto de Sistemas Digitais no Nível RT

Análise de *Timing*

