



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Sistemas Digitais

INE 5406

Aula 2-T

2. circuitos aritméticos: adição de números sem sinal, adição de números com sinal, circuitos somador (*ripple-carry*), subtrator e somador-subtrator, *overflow*.

Prof. José Luís Güntzel
guntzel@inf.ufsc.br

www.inf.ufsc.br/~guntzel/ine5406/ine5406.html

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de Números Sem Sinal

Exemplo

overflow →

	1	1	0	0		transportes ("carry")
		1	1	0	0	(12)
+		0	1	1	0	(6)
<hr/>						
	0	0	1	0	(18)	resultado

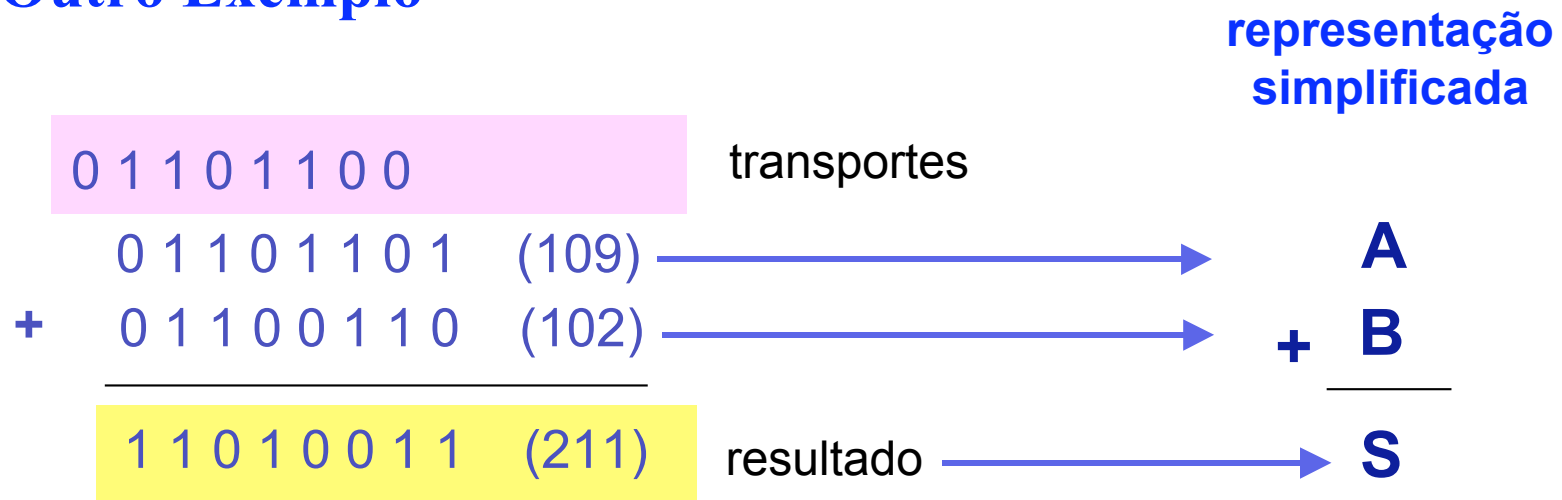
- Note que o maior binário que se pode representar com 4 bits é 15

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de Números Sem Sinal

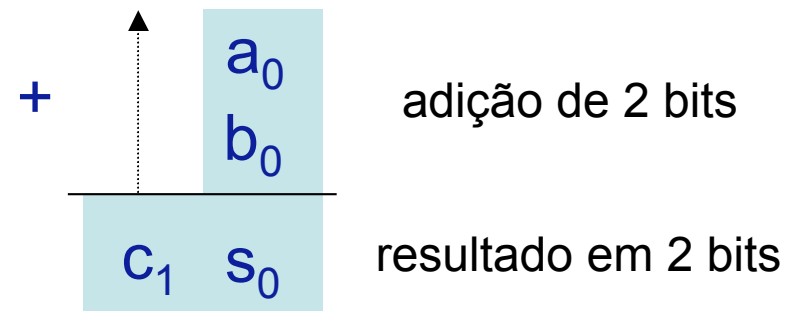
Outro Exemplo



2. Circuitos Aritméticos

► Revisão da Adição Binária

$$\begin{array}{r} 01101100 \\ + 01101101 \\ + 01100110 \\ \hline 11010011 \quad (211) \end{array}$$

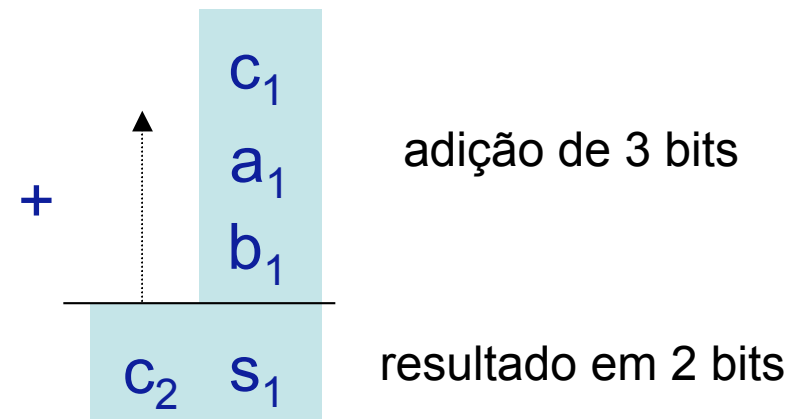


2. Circuitos Aritméticos

► Revisão da Adição Binária

Porém, a partir do 2º bit ...

$$\begin{array}{r} 01101100 \\ + 01101101 \\ + 01100110 \\ \hline 11010011 \quad (211) \end{array}$$

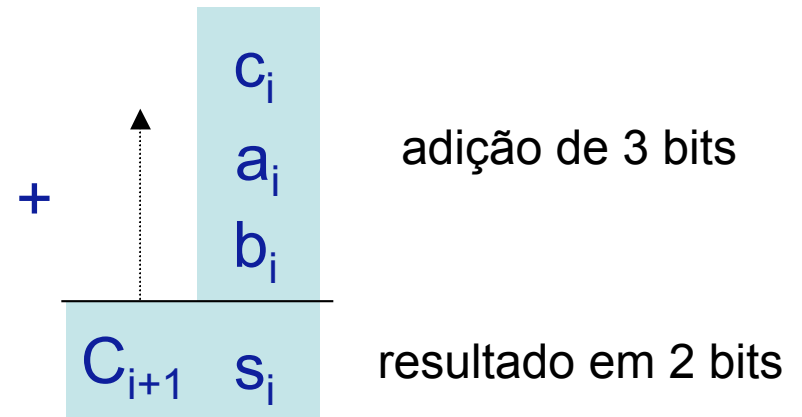


2. Circuitos Aritméticos

► Revisão da Adição Binária

Generalizando, para bits a partir do 2º bit

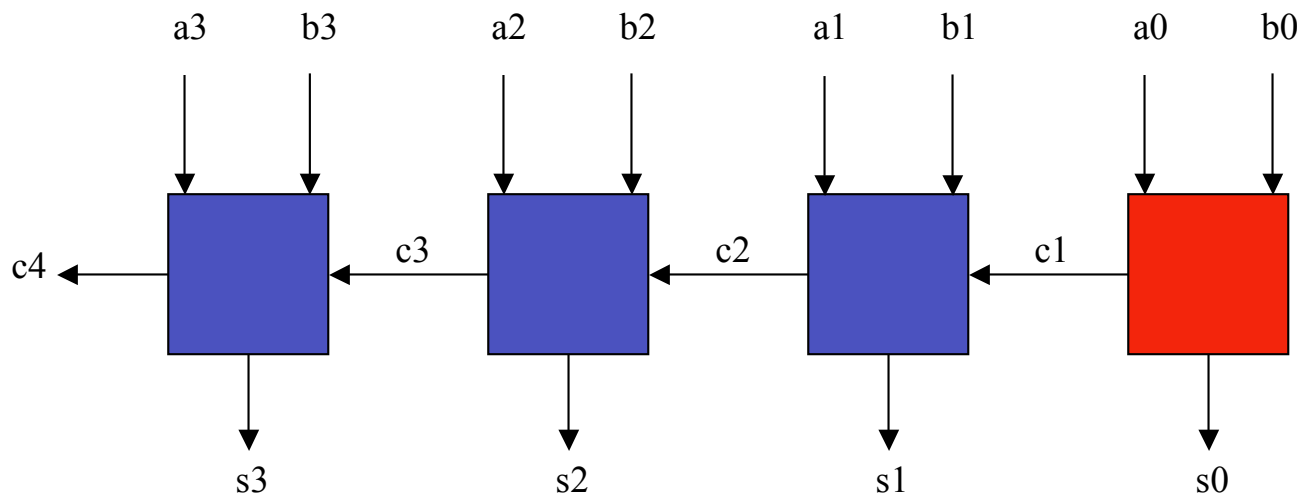
$$\begin{array}{r} 01101100 \\ + 01101101 \\ + 01100110 \\ \hline 11010011 \quad (211) \end{array}$$



2. Circuitos Aritméticos

► Esquema da Soma Paralela

Considerando dois números (A e B) com 4 bits cada



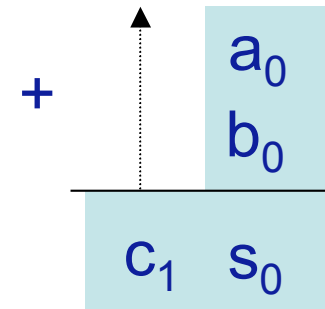
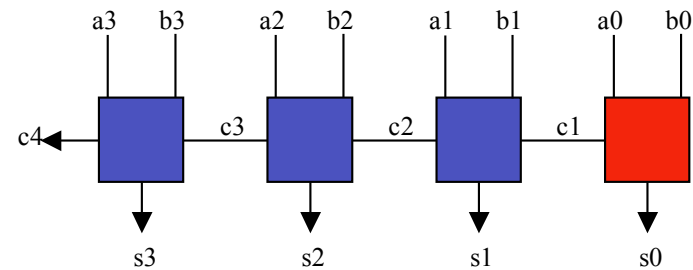
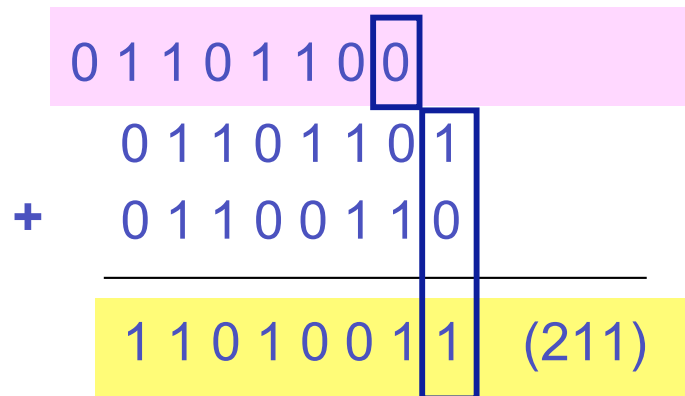
Note que:

- há um elemento para cada coluna da soma
- o sinal de *overflow* será o *carry* mais significativo

2. Circuitos Aritméticos

▶ Projetando um Somador Paralelo

Projetando um circuito para a primeira coluna



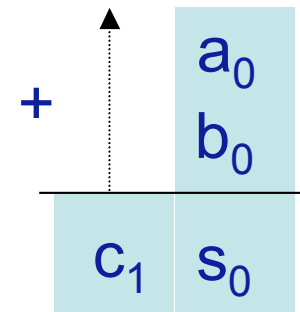
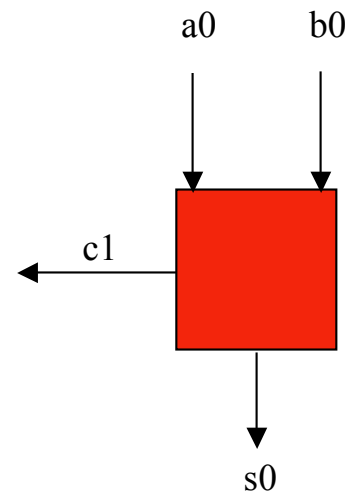
Quantas combinações de 2 bits existem?

2. Circuitos Aritméticos

▶ Projetando um Somador Paralelo

Projetando um circuito para a primeira coluna

entradas		saídas	
a0	b0	c1	s0
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



2. Circuitos Aritméticos

▶ **Projetando um Somador Paralelo**

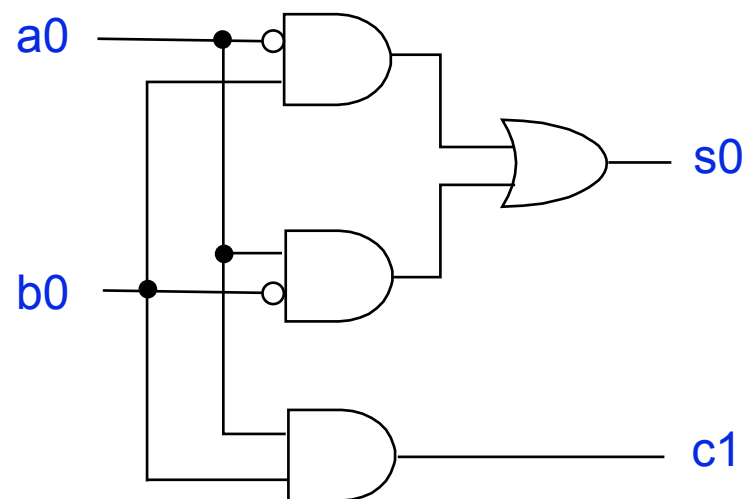
Projetando um circuito para a primeira coluna:

O Meio Somador (MS)

$$s0 = \overline{a0} \cdot b0 + a0 \cdot \overline{b0}$$

$$c1 = a0 \cdot b0$$

entradas		saídas	
a0	b0	c1	s0
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

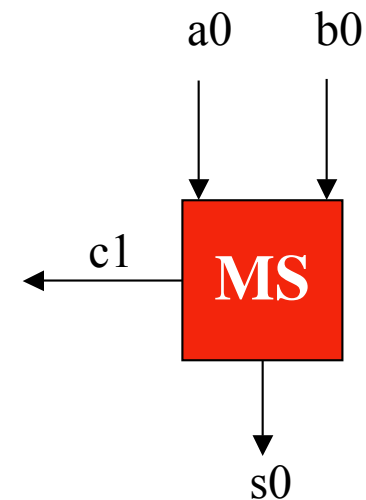
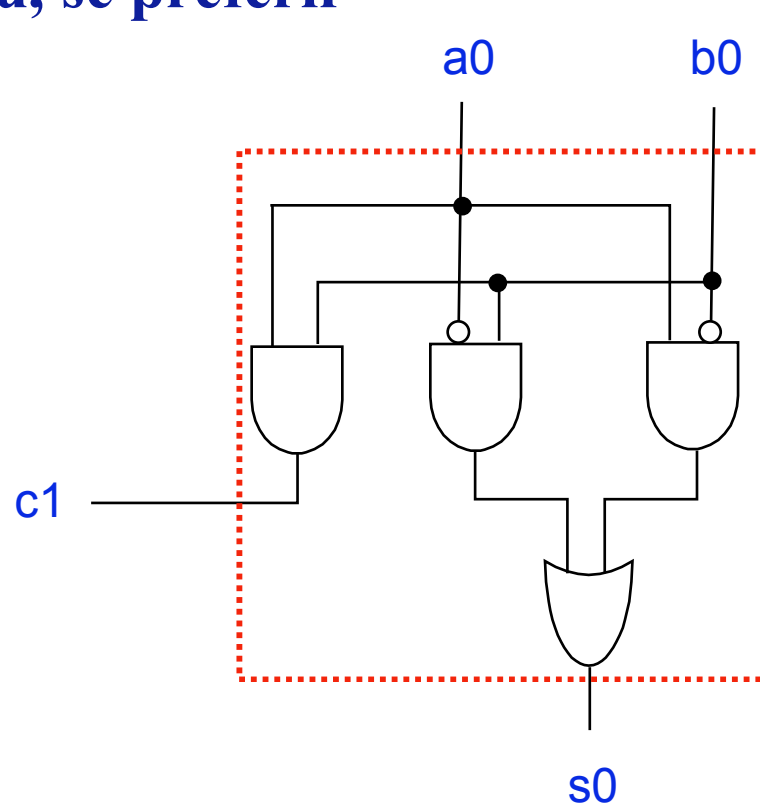


Obs: circuito independente de tecnologia

2. Circuitos Aritméticos

▶ O Meio Somador (*Half Adder*)

Ou, se preferir



$$s0 = \overline{a0} \cdot b0 + a0 \cdot \overline{b0}$$

$$c1 = a0 \cdot b0$$

2. Circuitos Aritméticos

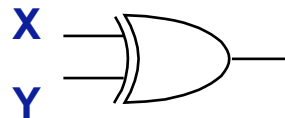
▶ A Função OU Exclusivo

EXclusive OR - XOR

- A função XOR resulta 1 se um número ímpar de entradas valer 1
- Para duas entradas, temos a seguinte tabela-verdade

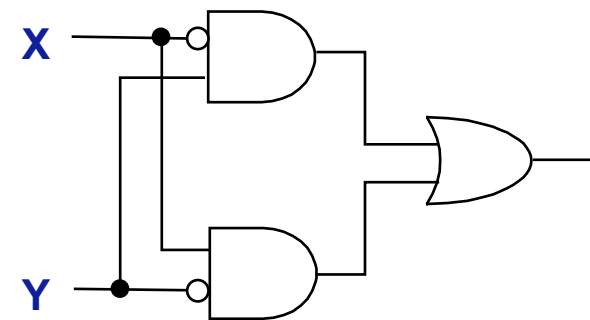
X	Y	$X \oplus Y$
0	0	0
0	1	1
1	0	1
1	1	0

$$X \oplus Y = \bar{X} \cdot Y + X \cdot \bar{Y}$$



símbolo

≡



2. Circuitos Aritméticos

▶ A Função OU Exclusivo (XOR)

Aplicações 1

A função XOR pode ser usada para comparar dois sinais, da seguinte forma:

- se $X \oplus Y = 0 \Rightarrow X = Y$
- se $X \oplus Y = 1 \Rightarrow X \neq Y$

X	Y	$X \oplus Y$
0	0	0
0	1	1
1	0	1
1	1	0

⇒ X=Y

⇒ X=Y

2. Circuitos Aritméticos

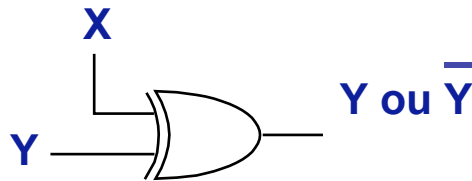
▶ A Função OU Exclusivo (XOR)

Aplicações 2

A função XOR pode ser usada como um negador controlado

Assumindo (p.ex.) que X é o controle

- se $X=0 \Rightarrow X \oplus Y = Y$
- se $X=1 \Rightarrow X \oplus Y = \bar{Y}$



X	Y	$X \oplus Y$
0	0	0
0	1	1
1	0	1
1	1	0

2. Circuitos Aritméticos

► A Função OU Exclusivo (XOR)

Aplicações 3

A função XOR realiza uma adição sem o *carry*

X	Y	$X \oplus Y$
0	0	0
0	1	1
1	0	1
1	1	0

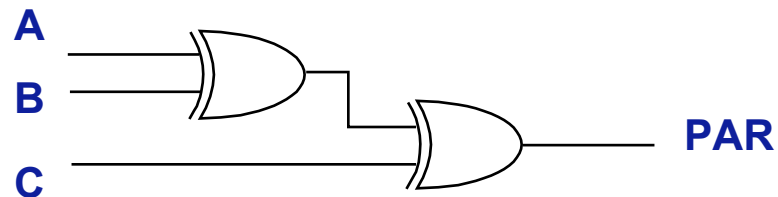
2. Circuitos Aritméticos

► A Função OU Exclusivo (XOR)

Aplicações 4

A função XOR pode ser usada para calcular a paridade (segundo sua própria definição...)

A	B	C	PAR
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1



2. Circuitos Aritméticos

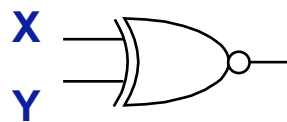
▶ A Função Equivalência (ou Concidência)

EXclusive NOR - XNOR

- A função **XNOR** corresponde à função **XOR** negada

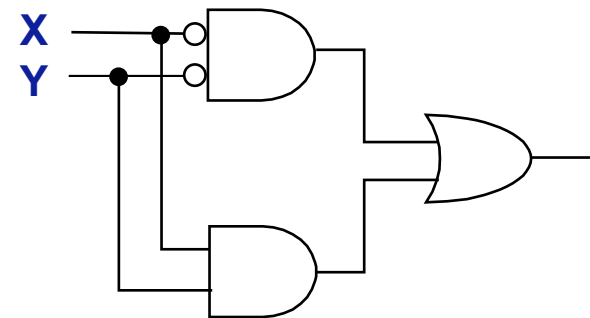
X	Y	X⊙Y
0	0	1
0	1	0
1	0	0
1	1	1

$$X \odot Y = \bar{X} \cdot \bar{Y} + X \cdot Y = \overline{X \oplus Y}$$



símbolo

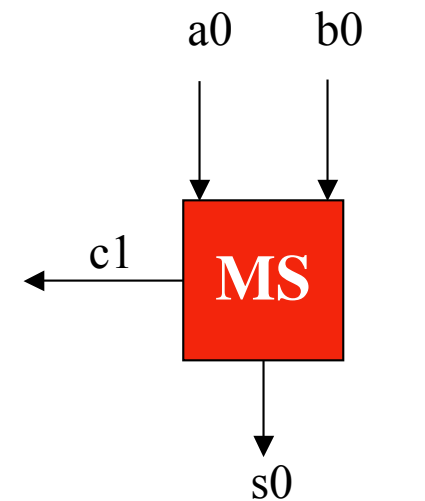
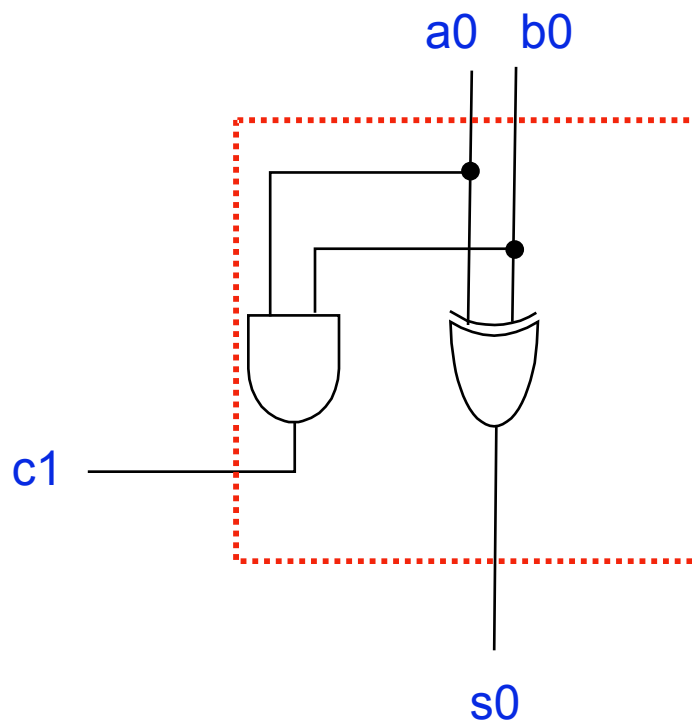
≡



2. Circuitos Aritméticos

▶ Voltando ao Meio Somador (*Half Adder*)

Redesenhando o meio somador, usando porta XOR



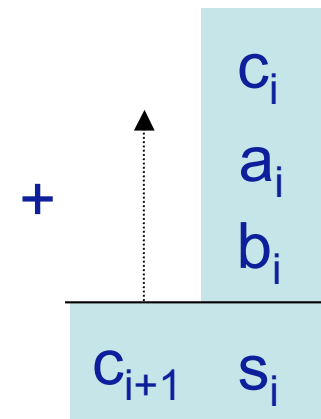
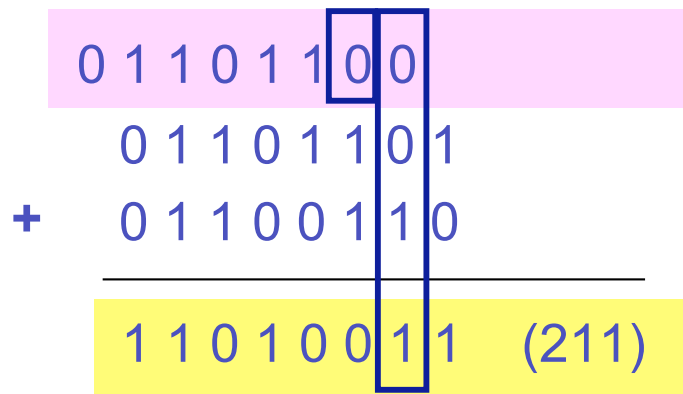
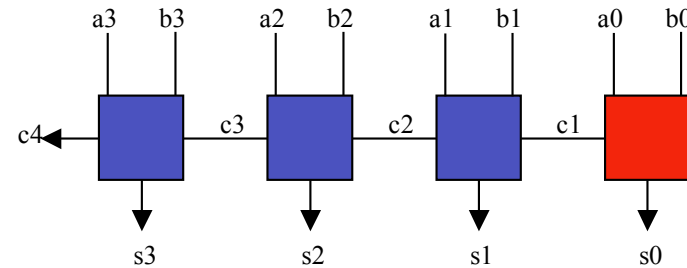
$$s0 = \overline{a0} \cdot b0 + a0 \cdot \overline{b0}$$

$$c1 = a0 \cdot b0$$

2. Circuitos Aritméticos

▶ Projetando um Somador Paralelo

Projetando o circuito para as demais colunas



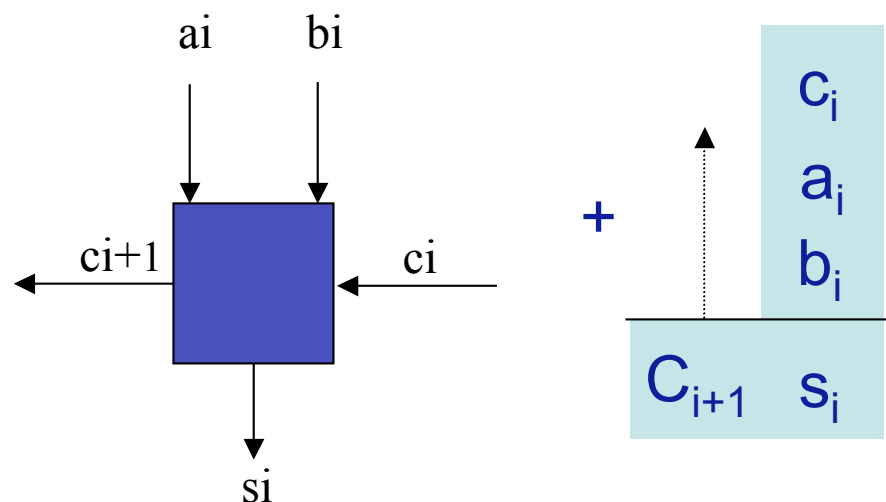
Quantas combinações de 3 bits existem?

2. Circuitos Aritméticos

▶ Projetando um Somador Paralelo

Projetando um circuito para as demais colunas

entradas			saídas	
c_i	a_i	b_i	c_{i+1}	s_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



2. Circuitos Aritméticos

▶ Projetando um Somador Paralelo

Projetando um circuito para as demais colunas

entradas			saídas	
ci	ai	bi	ci+1	si
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Mapa de Karnaugh para C_{i+1}

ci+1	$\bar{a}_i \bar{b}_i$	$\bar{a}_i b_i$	$a_i b_i$	$a_i \bar{b}_i$	
\bar{c}_i	0	0	1	0	$a_i \cdot b_i$
ci	0	1	1	1	$a_i \cdot c_i$

$b_i \cdot c_i$ (circled in the original image)

$$c_{i+1} = a_i \cdot b_i + a_i \cdot c_i + b_i \cdot c_i$$

2. Circuitos Aritméticos

▶ **Projetando um Somador Paralelo**

Projetando um circuito para as demais colunas

entradas			saídas	
ci	ai	bi	ci+1	si
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Mapa de Karnaugh para si

si	$\bar{a}_i \bar{b}_i$	$\bar{a}_i b_i$	$a_i b_i$	$a_i \bar{b}_i$
\bar{c}_i	0	1	0	1
ci	1	0	1	0

Não é possível simplificar, logo, usaremos todos os produtos do tipo mintermo!

$$s_i = \bar{a}_i \cdot \bar{b}_i \cdot \bar{c}_i + a_i \cdot \bar{b}_i \cdot \bar{c}_i + \bar{a}_i \cdot b_i \cdot c_i + a_i \cdot b_i \cdot c_i$$

2. Circuitos Aritméticos

▶ **Projetando um Somador Paralelo**

Manipulando a expressão para s_i

$$s_i = \bar{a}_i \cdot \bar{b}_i \cdot \bar{c}_i + a_i \cdot \bar{b}_i \cdot \bar{c}_i + \bar{a}_i \cdot b_i \cdot c_i + a_i \cdot b_i \cdot c_i$$

$$= \bar{c}_i (\underbrace{\bar{a}_i \cdot b_i + a_i \cdot \bar{b}_i}_{a_i \oplus b_i}) + c_i (\underbrace{\bar{a}_i \cdot \bar{b}_i + a_i \cdot b_i}_{\overline{a_i \oplus b_i}})$$

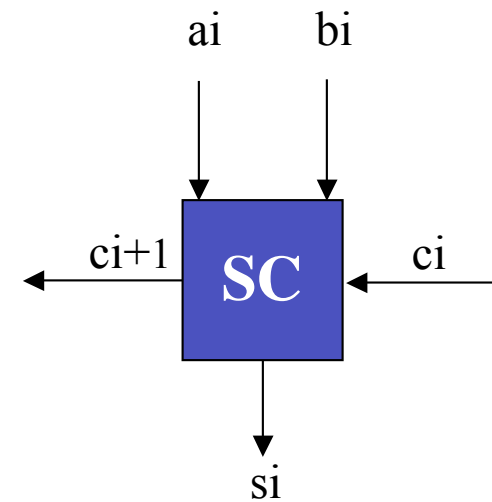
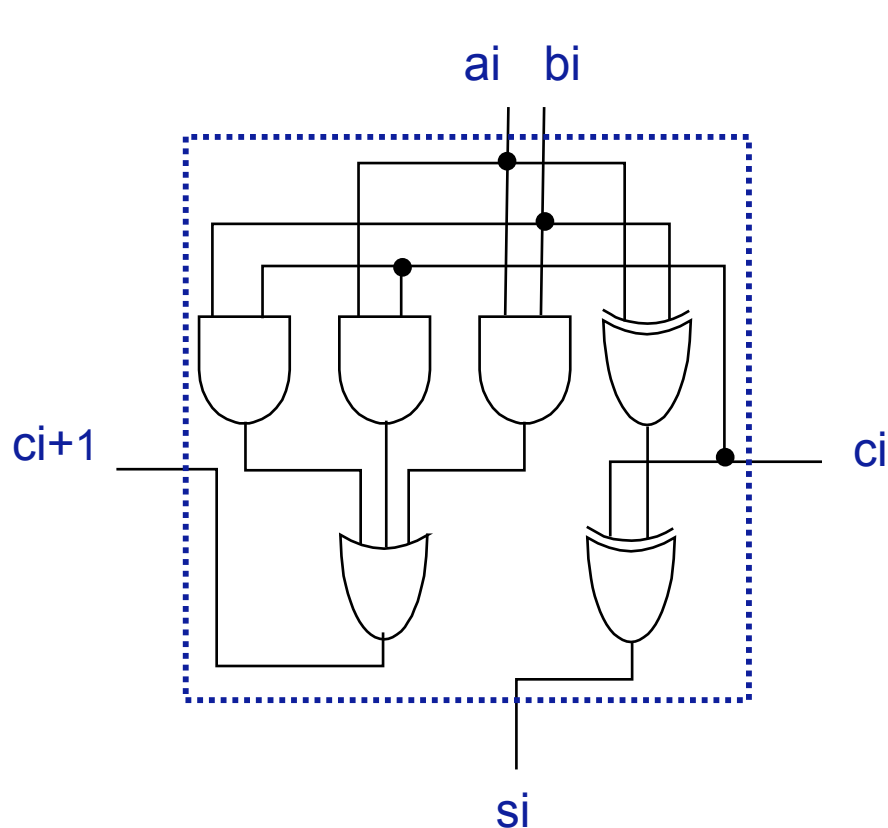
$$= \bar{c}_i (a_i \oplus b_i) + c_i (\overline{a_i \oplus b_i})$$

$$= c_i \oplus a_i \oplus b_i$$

Normalmente, se assumem portas xor com duas entradas, o que aliás, corresponde à realidade da implementação em tecnologia CMOS.

2. Circuitos Aritméticos

► O Somador Completo (*Full Adder*)



$$s_i = c_i \oplus a_i \oplus b_i$$

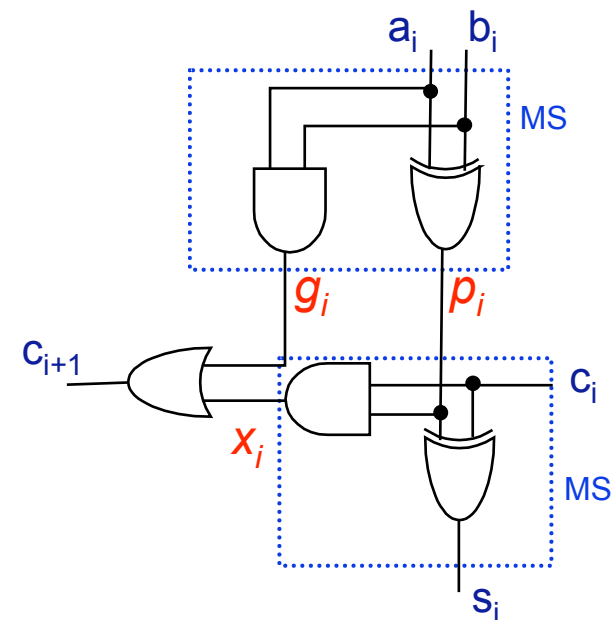
$$c_{i+1} = a_i \cdot b_i + a_i \cdot c_i + b_i \cdot c_i$$

2. Circuitos Aritméticos

▶ O Somador Completo (*Full Adder*)

Uma Outra Versão, usando dois MS...

a_i	b_i	c_i	p_i	x_i	g_i	c_{i+1}	s_i
0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	1
0	1	0	1	0	0	0	1
0	1	1	1	1	0	1	0
1	0	0	1	0	0	0	1
1	0	1	1	1	0	1	0
1	1	0	0	0	1	1	0
1	1	1	0	0	1	1	1

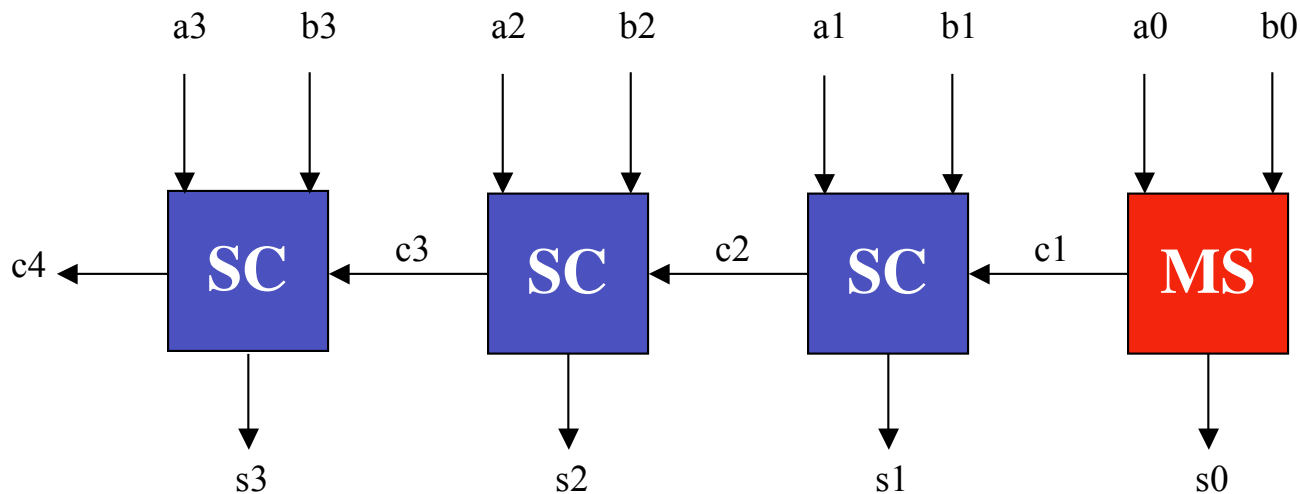


Vantagem: menos portas lógicas

2. Circuitos Aritméticos

► Somador Binário Paralelo (de 4 bits)

Considerando dois números (A e B) com 4 bits cada

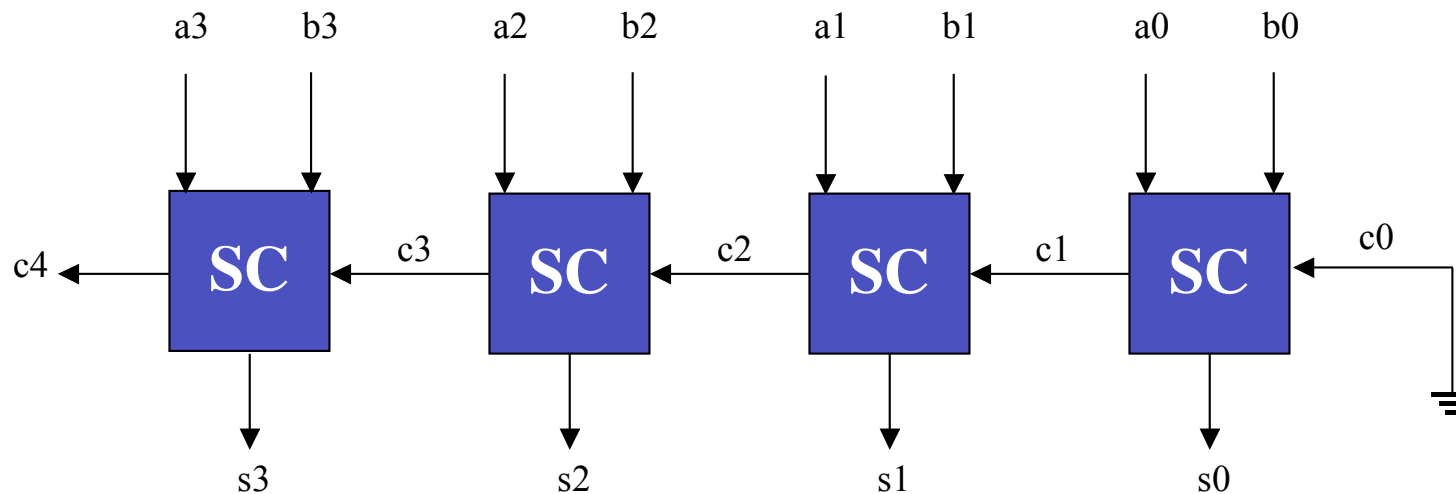


Note que o sinal c₄ somente estabiliza depois que c₁, c₂ e c₃ estabilizarem

2. Circuitos Aritméticos

► Somador Binário Paralelo (de 4 bits)

Versão 2: somente com somadores completos



O Custo é ligeiramente maior, porém funciona!

2. Circuitos Aritméticos

E se os números que quisermos operar tiverem sinal?

- Precisaremos considerar uma representação que sirva tanto para binários positivos quanto binários negativos
- A representação mais usada, neste caso, é **complemento de 2**
- Lembremos do porquê disto...

2. Circuitos Aritméticos

► Revisão da Adição Binária

Representação de Números Positivos e Negativos em Binário

Representação em sinal-magnitude

Exemplos: +9 e -9 representados com 8 bits

	sinal	magnitude
+9 =	0	0001001
-9 =	1	0001001

2. Circuitos Aritméticos

► Revisão da Adição Binária

Representação de Números Positivos e Negativos em Binário

Representação em complemento de 2

Exemplos: +9 e -9 representados com 8 bits

sinal
↓

+9 =	0	0	0	0	1	0	0	1
-9 =	1	1	1	1	0	1	1	1

2. Circuitos Aritméticos

► Revisão da Adição Binária

Representação em complemento de 2

Sinal	Regra de formação	Exemplo
positivos	= sinal-magnitude	+9= 0 0 0 0 1 0 0 1
negativos	1. Toma-se a representação em sinal-magnitude	+9= 0 0 0 0 1 0 0 1
	2. Inverte-se o número, bit a bit	1 1 1 1 0 1 1 0
	3. Soma-se 1	1 1 1 1 0 1 1 1 = -9

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Para os próximos exemplos, considere números com 4 bits (ou seja, o intervalo de representação será [-8,+7])

Exemplo 1: dois números positivos, cuja soma seja $\leq +7$

	0 0 0 0	transporte ("carry")
	0 0 1 0 (+2)	
+	0 1 0 0 (+4)	
<hr/>		
	0 1 1 0 (+6)	resultado correto

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 2: dois números negativos, cuja soma seja ≥ -8

Apesar deste último carry valer 1, não houve "overflow"

	1	1	0	0		transporte ("carry")
		1	1	1	0	(-2)
+		1	1	0	0	(-4)
<hr/>						
	1	0	1	0		resultado correto
						(-6)

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 3: um número positivo e um número negativo, tais que o resultado é positivo

Novamente...

	1	1	1	1		transporte ("carry")
		0	1	1	1	(+7)
+		1	1	1	1	(-1)
<hr/>						
		0	1	1	0	(+6) resultado correto

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 4: um número positivo e um número negativo, tais que o resultado é negativo

$$\begin{array}{r} 0001 \\ 1001 \quad (-7) \\ + 0001 \quad (+1) \\ \hline 1010 \quad (-6) \end{array}$$

transporte ("carry")

resultado correto

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 5: um positivo e um negativo, iguais em módulo

E novamente...

	1	1	1	1		transporte ("carry")
		0	1	0	1	(+5)
+		1	0	1	1	(-5)
<hr/>						
	0	0	0	0	0	(0) resultado correto

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 6: 2 números positivos

ocorre "overflow"
quando esses 2 bits
são diferentes

	0	1	0	0		transporte ("carry")
		0	1	0	0	(+4)
+		0	1	0	1	(+5)
<hr/>						
	1	0	0	1		(-7)

Resultado errado !

o resultado excede o intervalo de representação = overflow

2. Circuitos Aritméticos

► Revisão da Adição Binária

Adição de números binários em complemento de 2

Exemplo 7: 2 números negativos

	1 0 0 0	transporte ("carry")
	1 1 0 0 (-4)	
+	1 0 1 1 (-5)	
<hr/>		
	0 1 1 1 (+7)	Resultado errado !

ocorre "overflow"
quando esses 2 bits
são diferentes

o resultado excede o intervalo de representação = overflow

2. Circuitos Aritméticos

► Revisão da Adição Binária

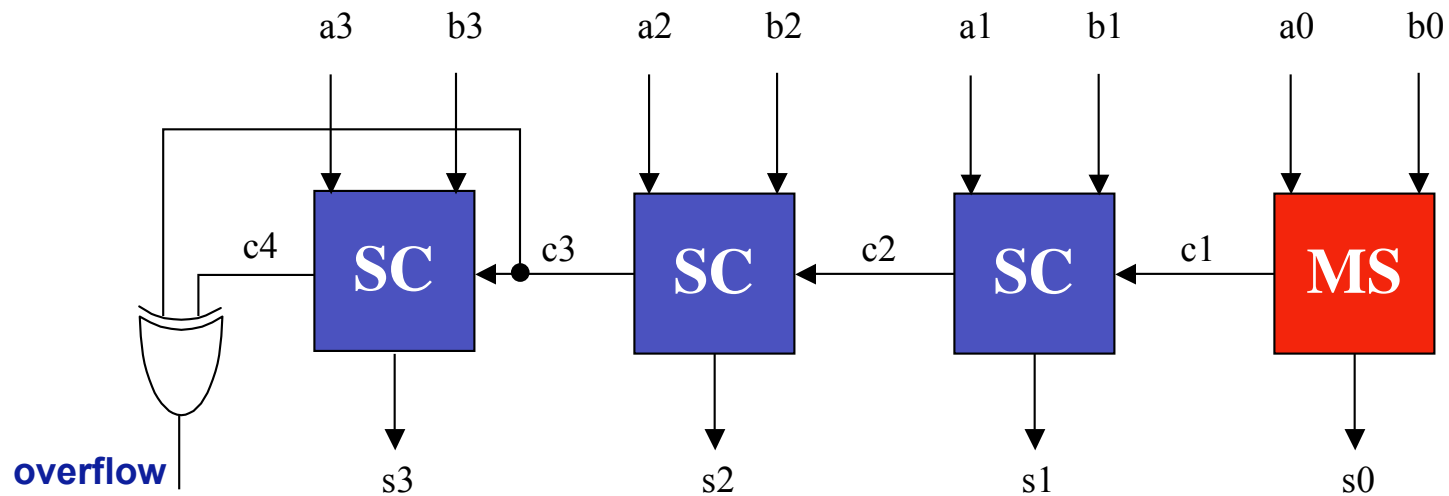
Adição de números binários em complemento de 2

Conclusões:

- Números binários em **complemento de 2** podem ser adicionados como se fossem número binários sem sinal
- Neste caso, a detecção de *overflow* se dá comparando-se os dois últimos sinais de *carry*

2. Circuitos Aritméticos

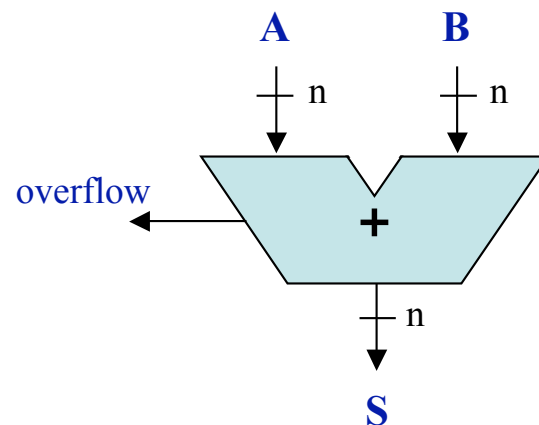
► Somador Binário Paralelo para Números em Complemento de 2



esquemático de blocos

2. Circuitos Aritméticos

► Somador Binário Paralelo (para Números em Complemento de 2)



símbolo no
nível RT

2. Circuitos Aritméticos

▶ Subtração Binária

Princípio Básico

$$A - B = A + (-B)$$

onde **-B** é o número **B** de sinal trocado

2. Circuitos Aritméticos

▶ Subtração Binária

Princípio Básico

Trocar o sinal

equivale a

Determinar o
complemento de 2

Então

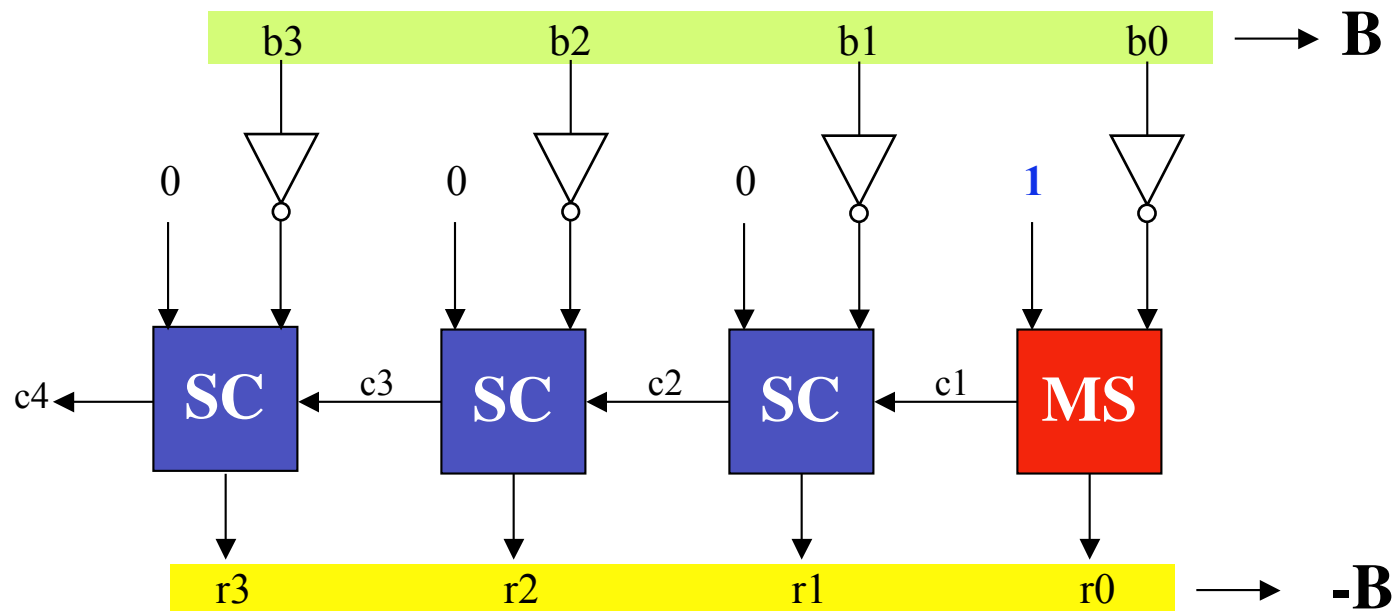
$$A - B = A + (-B) = A + (B \text{ em complemento de } 2)$$

2. Circuitos Aritméticos

► Subtração Binária

Como determinar o complemento de 2 de um número?

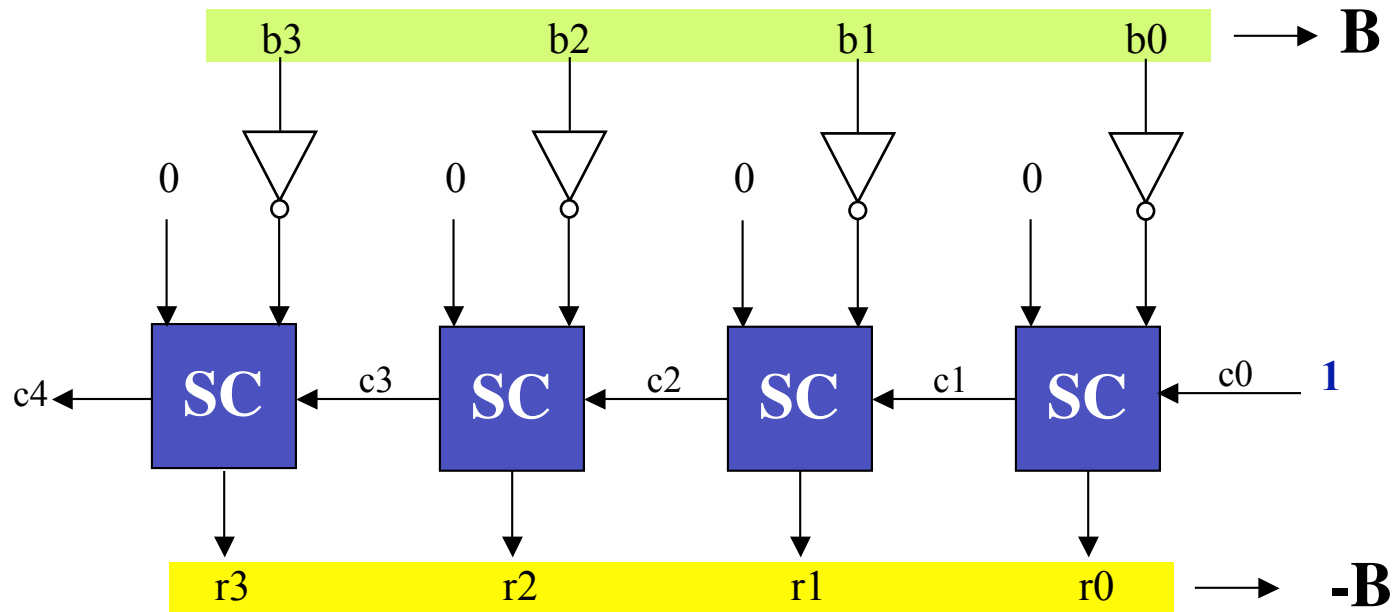
1. Toma-se a representação em sinal-magnitude
2. Inverte-se o número, bit a bit
3. Soma-se 1



2. Circuitos Aritméticos

▶ Subtração Binária

Outra configuração de circuito...



2. Circuitos Aritméticos

▶ Subtração Binária

Trocar o sinal

equivale a

Determinar o
complemento de 2

Mas será que isso funciona se o número é negativo e queremos trocar seu sinal? Vejamos um exemplo...

$$1\ 0\ 0\ 1 = -7 \text{ (com 4 bits, complemento de 2)}$$

Aplicando as regras do complemento de 2...

invertendo, bit a bit 0 1 1 0

somando 1 0 1 1 1 = +7 (com 4 bits)

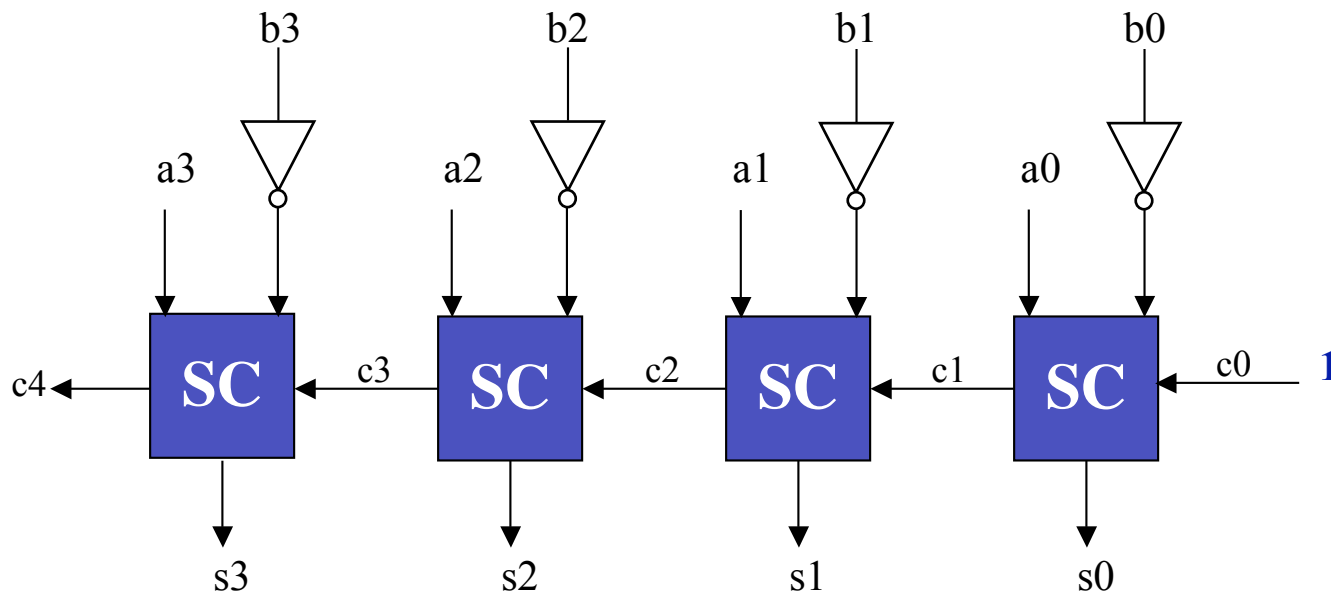
Funciona !!

2. Circuitos Aritméticos

▶ Subtração Binária

Voltando à subtração:

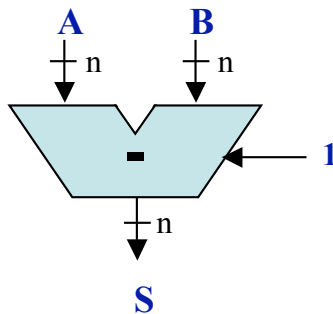
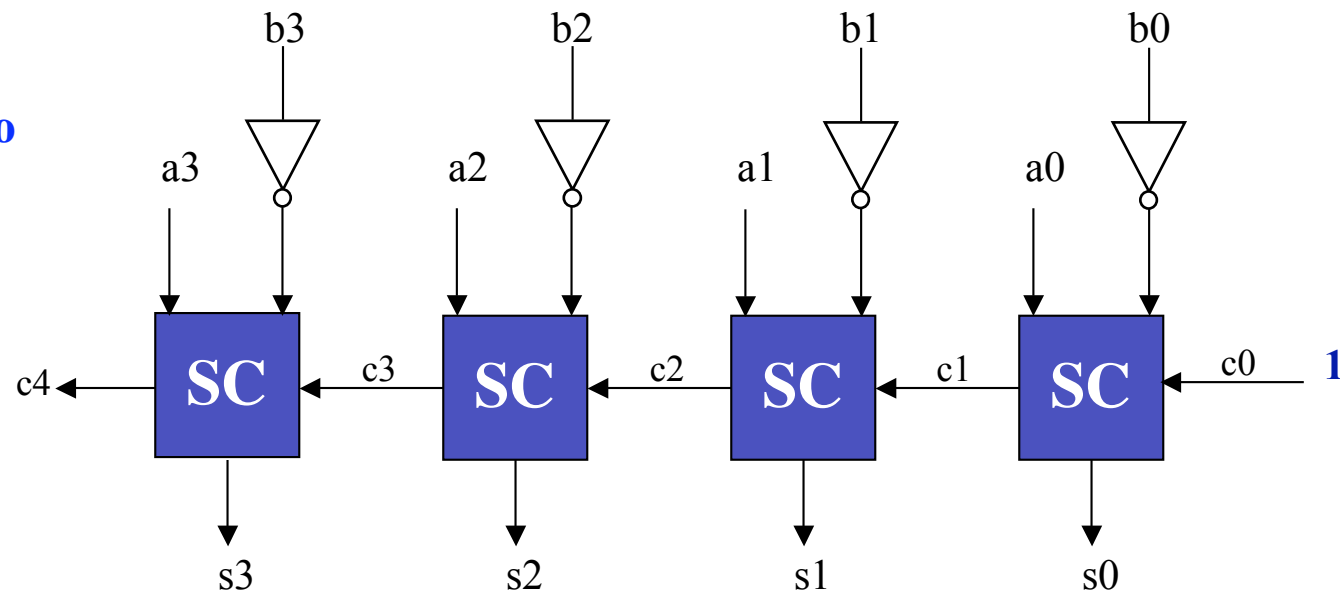
$$A - B = A + (B \text{ em complemento de } 2)$$



2. Circuitos Aritméticos

► Subtrator Binário Paralelo (de 4 bits)

esquemático
de blocos

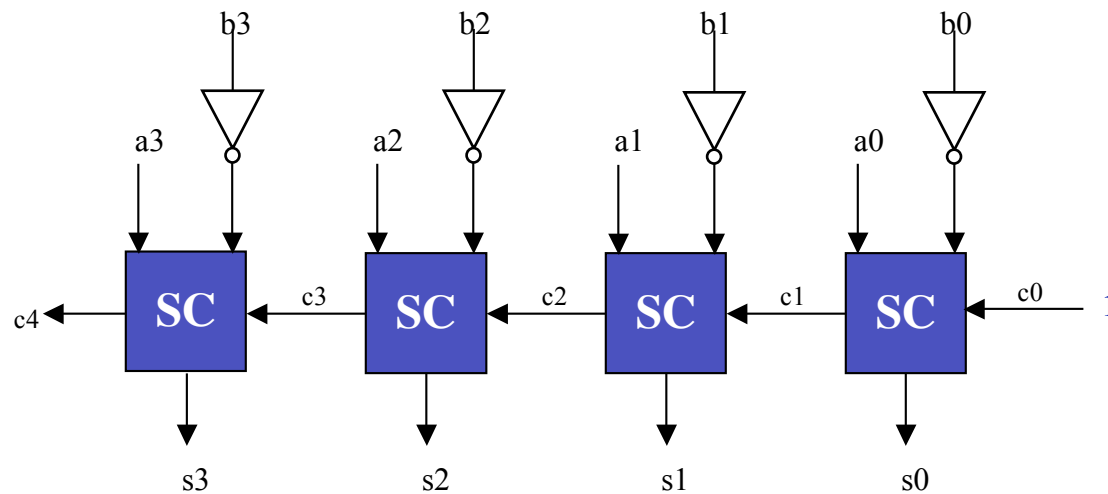


símbolo no
nível RT

2. Circuitos Aritméticos

► Somador/Subtrator Paralelo

- Seria possível modificar este circuito, de modo que ele possa ser “configurado” para ser somador ou subtrator?

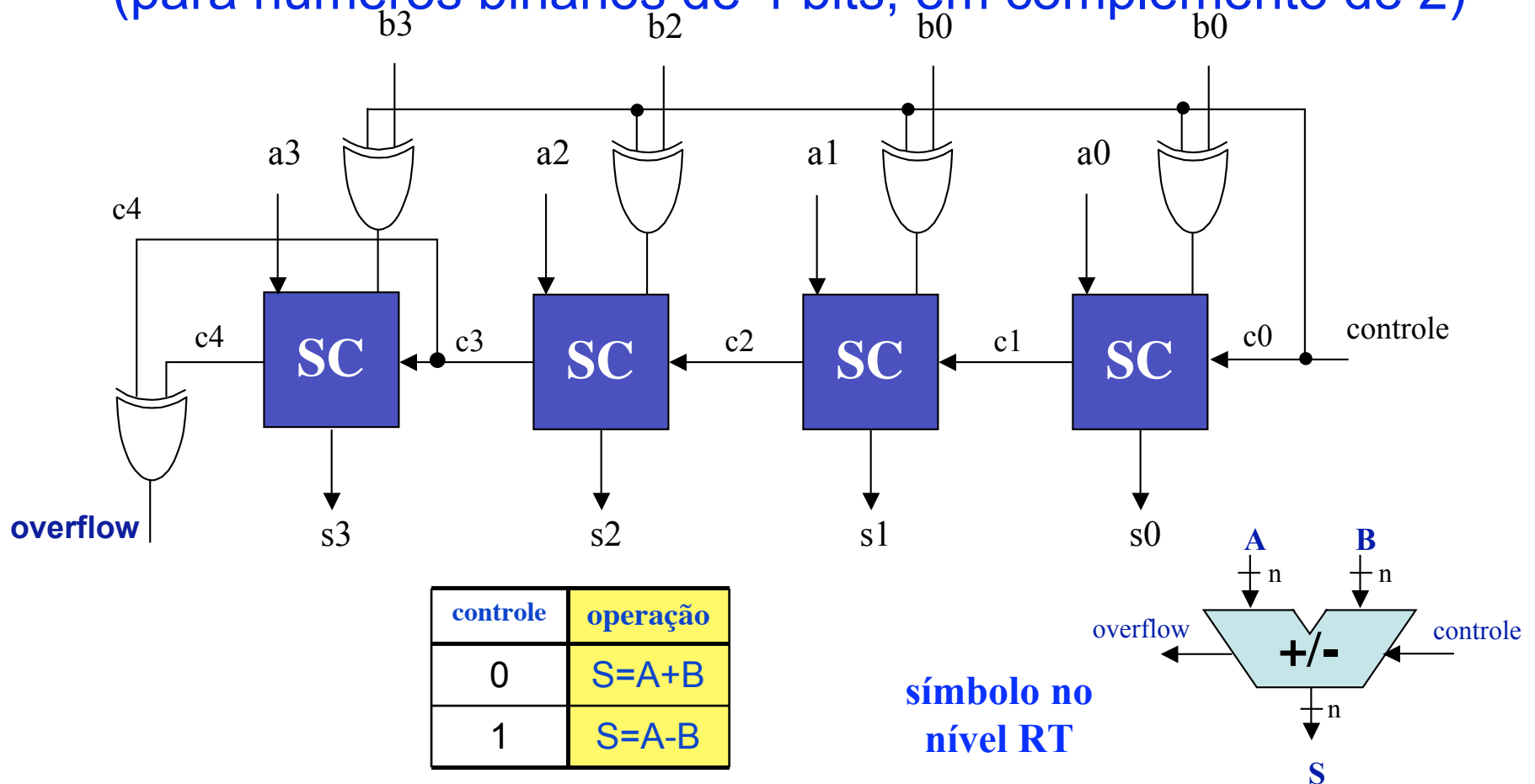


Resposta: Positivo! Modificações necessárias:

- Substituir os inversores por “negadores controlados” (xors)
- Controlar o valor de c_0 (0 para adição/1 para subtração)

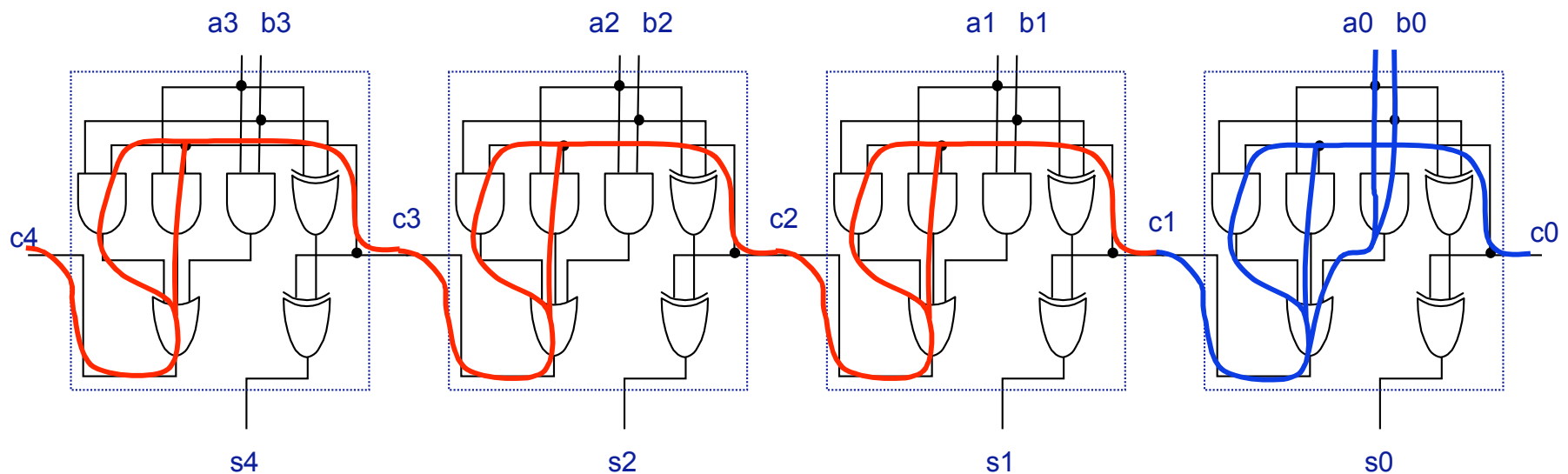
2. Circuitos Aritméticos

► Somador/Subtrator Paralelo (para números binários de 4 bits, em complemento de 2)



2. Circuitos Aritméticos

► Somador Paralelo Tipo *Ripple Carry*



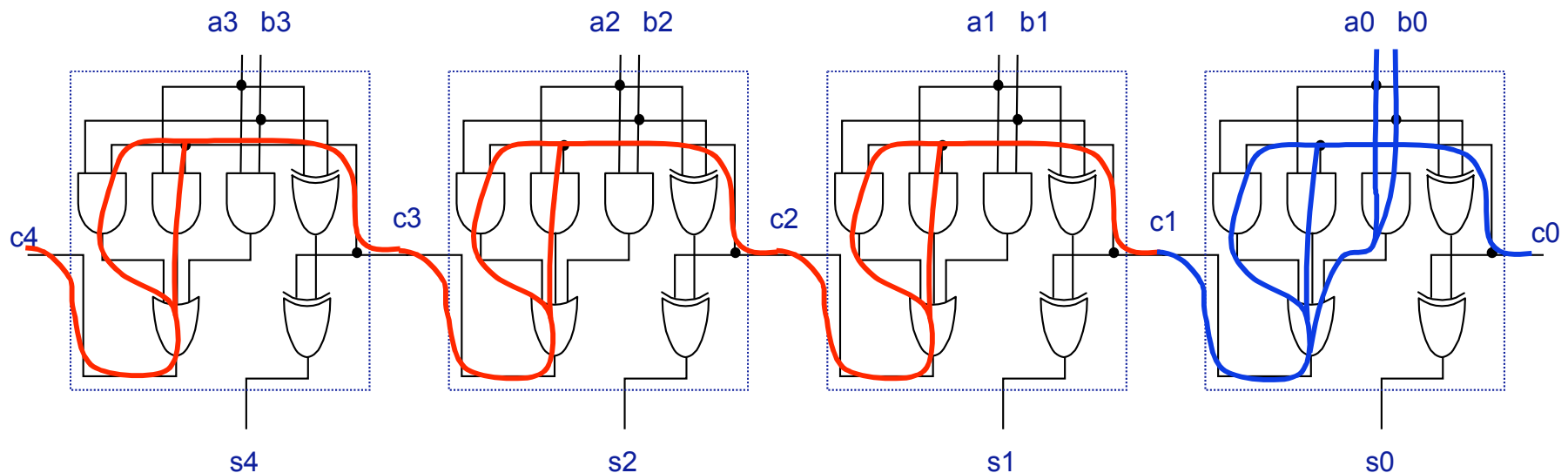
Suponha que no tempo $t=0$ um par de valores é aplicado às entradas (A,B):

- O resultado só estará pronto quando todas as saídas tiverem estabilizado
- s_i e c_{i+1} só estabilizam após c_i estabilizar
- **Em particular, s_3 e c_4 só estabilizam depois que c_3 , c_2 e c_1 tiverem estabilizados...**

2. Circuitos Aritméticos

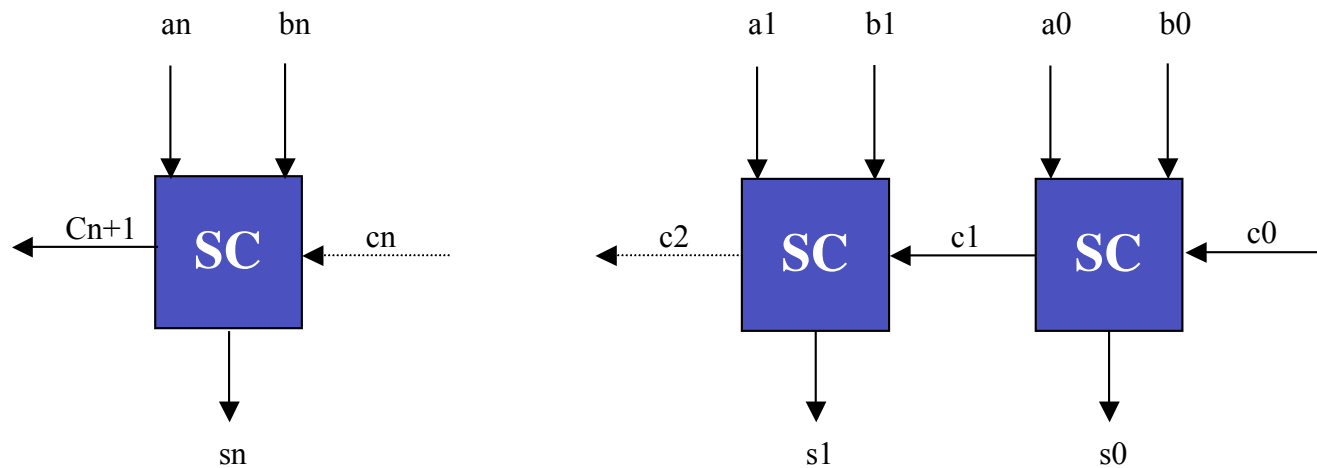
► Analisando a Propagação do *Carry*

Os caminhos críticos em somadores *Ripple Carry* passam pela cadeia de propagação do *carry*



2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*



Pergunta: será que não é possível alterar a arquitetura do somador, de modo a “quebrar” ou reduzir tal interdependência?

A resposta é ...

SIM!!!

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

Há três diferentes casos na propagação do *carry* que são mutuamente exclusivos:

a_i	b_i	c_i	k_i	c_{i+1}	s_i
0	0	0	1	0	0
0	0	1	1	0	1
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	0	0	1
1	0	1	0	1	0
1	1	0	0	1	0
1	1	1	0	1	1

Caso 1 (sinal *Kill*)

Quando as entradas A e B do somador local são iguais a zero, independentemente do *carry* de entrada, o *carry* de saída será igual a zero e, portanto, o estágio “matará” a propagação do *carry* do estágio anterior.

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

a_i	b_i	c_i	g_i	c_{i+1}	s_i
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	0	1
0	1	1	0	1	0
1	0	0	0	0	1
1	0	1	0	1	0
1	1	0	1	1	0
1	1	1	1	1	1

Caso 2 (sinal *Generate*)

Quando as entradas A e B do somador local são iguais a **um**, independentemente do *carry* de entrada, o *carry* de saída será igual a um e, portanto, haverá geração de *carry* neste estágio.

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

a_i	b_i	c_i	p_i	c_{i+1}	s_i
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	1	0	1
0	1	1	1	1	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	0	1	0
1	1	1	0	1	1

Caso 3 (sinal *Propagate*)

Quando uma das entradas, A ou B, do somador local for igual a um e a outra for igual a zero, o *carry* de saída será igual ao *carry* de entrada e, portanto, o *carry* será propagado.

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

Resumindo os três casos do *carry*, temos:

Caso	a_i	b_i	c_{i+1}
Kill (k_i)	0	0	0
Propagate (p_i)	0	1	c_i
	1	0	c_i
Generate (g_i)	1	1	1

Agora, a idéia é:

- Encontrar uma equação para cada um dos três sinais (k_i , p_i e g_i)
- Achar as equações de s_i e c_{i+1} em função de k_i , p_i e g_i

Mas qual é a vantagem desta “reestruturação lógica”?

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

Caso	a_i	b_i	c_{i+1}
Kill (k_i)	0	0	0
Propagate (p_i)	0	1	c_i
	1	0	c_i
Generate (g_i)	1	1	1

Equações das funções k_i , p_i e g_i são:

$$k_i = \overline{a_i} \cdot \overline{b_i} = \overline{a_i + b_i}$$

$$p_i = a_i \oplus b_i$$

$$g_i = a_i \cdot b_i$$

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

Caso	a_i	b_i	c_{i+1}
Kill (k_i)	0	0	0
Propagate (p_i)	0	1	c_i
	1	0	c_i
Generate (g_i)	1	1	1

Então, usando soma de produtos, o *carry out* do estágio i pode ser definido como:

$$c_{i+1} = g_i + p_i \cdot c_i$$

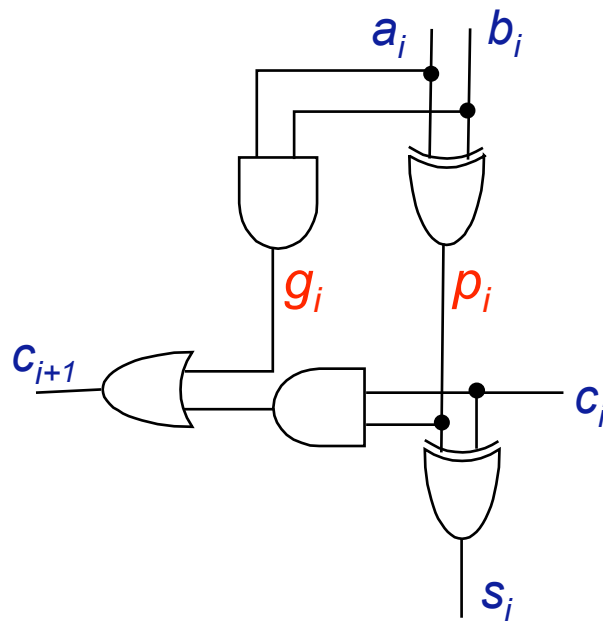
E a saída “soma” do estágio i pode ser expressa (em função de p_i e c_i) por:

$$s_i = a_i \oplus b_i \oplus c_i = p_i \oplus c_i$$

2. Circuitos Aritméticos

► Analisando a Propagação do *Carry*

As fórmulas para s_i e c_{i+1} geram o mesmo circuito já estudado, com base em dois meio-somadores.



$$p_i = a_i \oplus b_i$$

$$g_i = a_i \cdot b_i$$

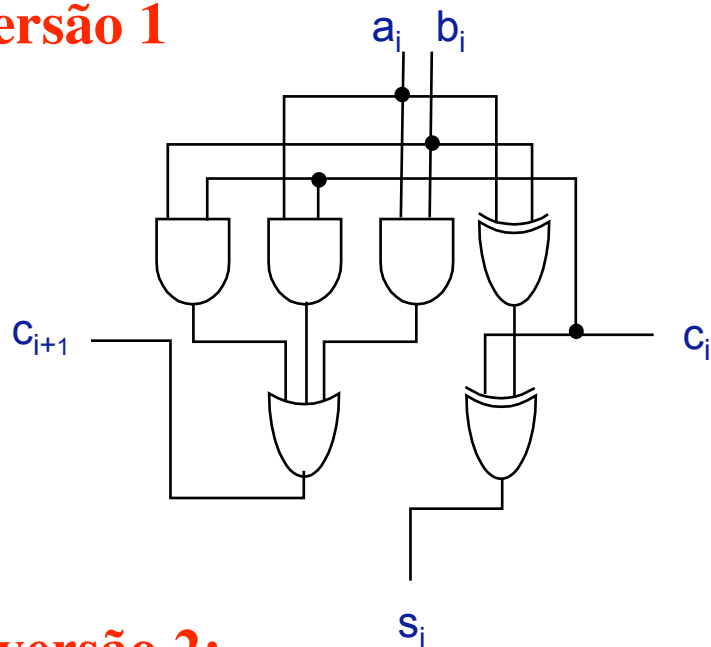
$$c_{i+1} = g_i + p_i \cdot c_i$$

$$s_i = p_i \oplus c_i$$

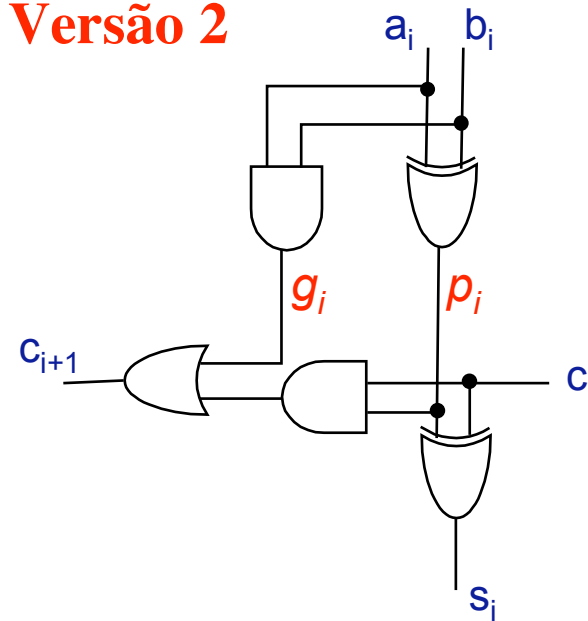
2. Circuitos Aritméticos

► Comparando o Desempenho das Duas Versões

Versão 1



Versão 2



Na versão 2:

- Se $g_i=1$ não é preciso esperar pelo valor de C_i para determinar o valor de C_{i+1}
- Se $p_i=1$, então já se sabe *a priori* que $C_{i+1} = C_i$

2. Circuitos Aritméticos

▶ Somadores Rápidos

Para reduzir-se o atraso na propagação do *carry* as seguintes abordagens podem ser usadas:

1. Reduzir o atraso na geração do *carry* (aplicada nos somadores **Manchester**);
2. Diminuir o atraso da cadeia de propagação do *carry* (aplicada nos somadores *Carry-Lookahead*, *Carry-Select*, *Carry-Skip*, etc.);
3. Mudar o sistema de representação numérica (não será tratado na disciplina).



Estas soluções investem em desempenho, mas resultam em acréscimo de recursos (número de transistores utilizados).

2. Circuitos Aritméticos

► Somadores Manchester *Chain*

Princípio: usar um circuito mais rápido para propagar a cadeia de *carry*;

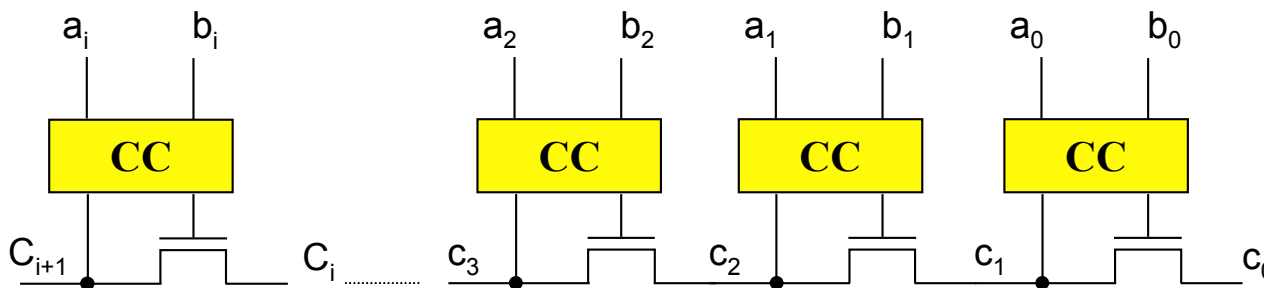
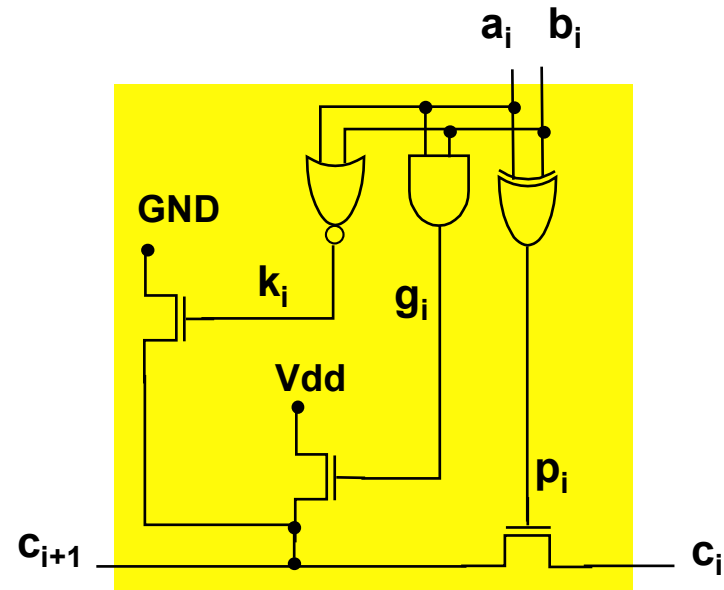
- Este circuito mais rápido pode ser constituído de *Transmission Gates* ou transistores de passagem;
- Como as situações de *kill*, *propagate* e *generate* são mutuamente exclusivas, pode-se construir um conjunto de chaves com a seguinte lógica:
 - Se $k_i = 1$, então $c_{i+1} = 0$
 - Se $g_i = 1$, então $c_{i+1} = 1$
 - Se $p_i = 1$, então $c_{i+1} = c_i$

2. Circuitos Aritméticos

► Somadores Manchester *Chain*

Uma Implementação com transistores de passagem

Controle da Cadeia de Propagação do *Carry* (CC)

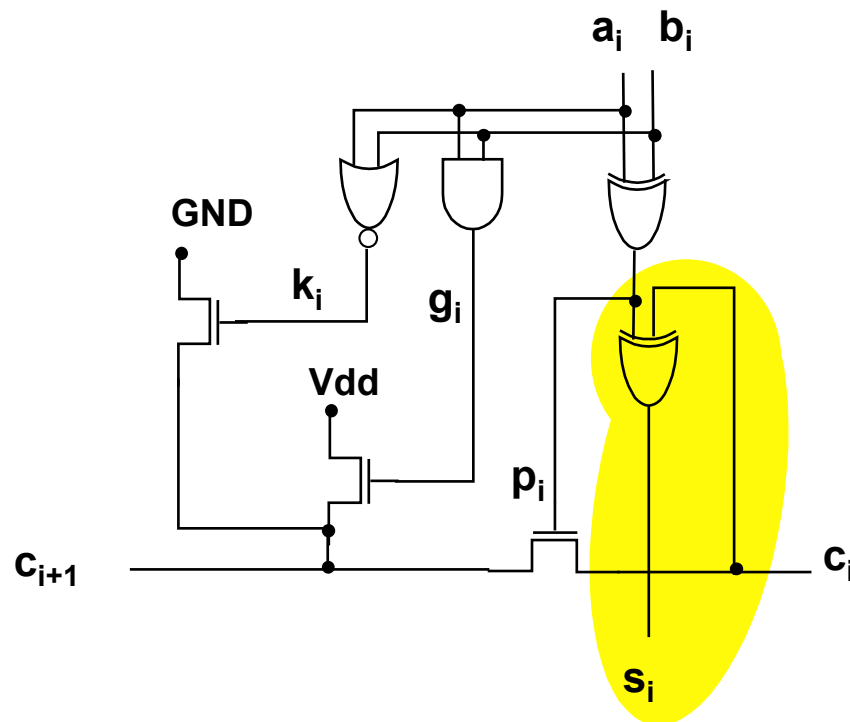


Cadeia de propagação do *Carry*

2. Circuitos Aritméticos

► Somadores Manchester Chain

E como seria o somador *Manchester Chain* completo?



Basta modificar o controle da cadeia de propagação do *carry* para que ele calcule também a saída S_i

2. Circuitos Aritméticos

► Somadores *Carry Lookahead*

Princípio: paralelizar o cálculo dos *carries*

- No extremo, todos os *carries* podem ser computados ao mesmo tempo.
- Para o somador *Carry-Lookahead*, pode-se considerar que não existe mais a exclusividade mútua entre os sinais *generate* e *propagate*.
- Então, a função *propagate* pode ser simplificada para um simples “OU” entre as duas entradas, pois se o nível de soma gera *carry out* ($g_i = 1$), não importa o valor de *propagate*.

2. Circuitos Aritméticos

► Somadores *Carry Lookahead*

Assim, para o *carry-lookahead* temos que:

$$p_i = a_i + b_i$$

$$c_{i+1} = g_i + p_i \cdot c_i$$

Então:

$$c_1 = g_0 + p_0 \cdot c_0$$

$$c_2 = g_1 + p_1 \cdot (g_0 + p_0 \cdot c_0)$$

Expandindo, segue:

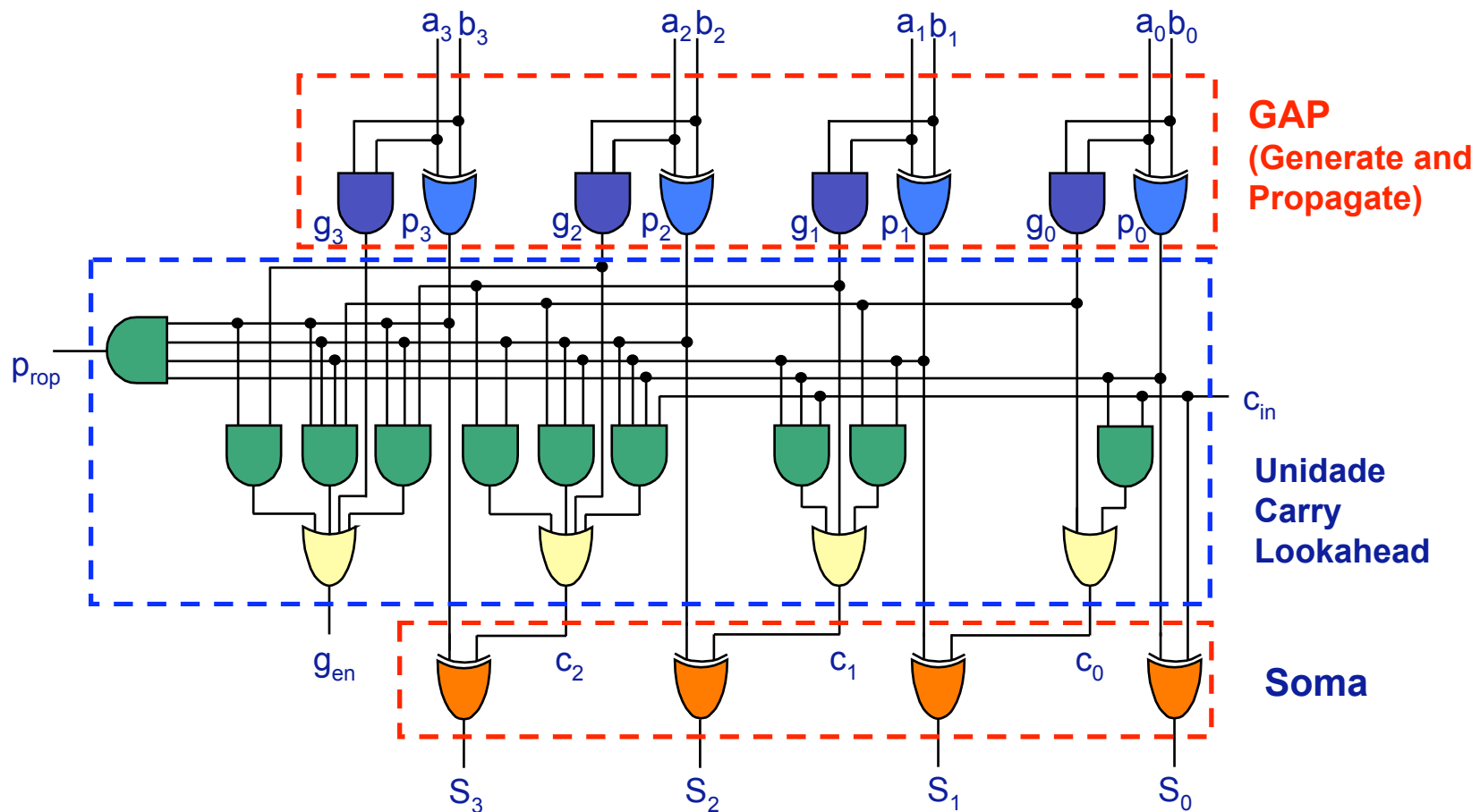
$$c_2 = g_1 + p_1 \cdot g_0 + p_1 \cdot p_0 \cdot c_0$$

$$c_3 = g_2 + p_2 \cdot g_1 + p_2 \cdot p_1 \cdot g_0 + p_2 \cdot p_1 \cdot p_0 \cdot c_0$$

$$c_4 = g_3 + p_3 \cdot g_2 + p_3 \cdot p_2 \cdot g_1 + p_3 \cdot p_2 \cdot p_1 \cdot g_0 + p_3 \cdot p_2 \cdot p_1 \cdot p_0 \cdot c_0$$

2. Circuitos Aritméticos

► Somadores *Carry Lookahead*



2. Circuitos Aritméticos

▶ Somadores *Carry Lookahead*

- Problema com os CLGs: a complexidade da equação do *carry* cresce muito rapidamente!!!
- Para somadores com entradas usando muitos bits, a propagação do *carry* com cadeia *carry-lookahead* é mais lenta que um *ripple carry*.
- Tipicamente, o *carry-lookahead* não é usado para somadores com entradas maiores que 4 bits.

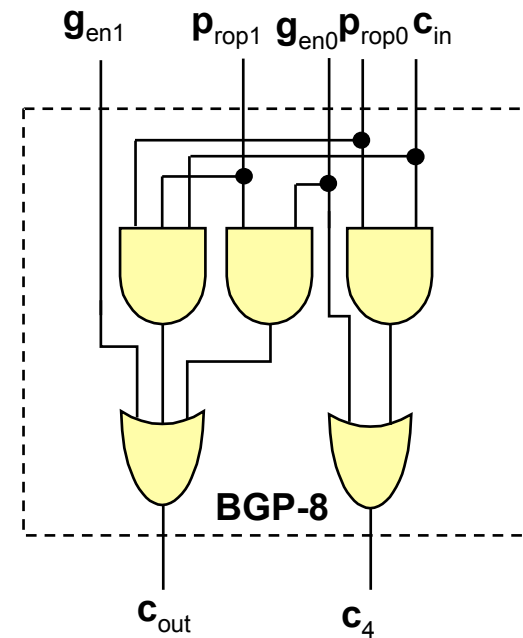
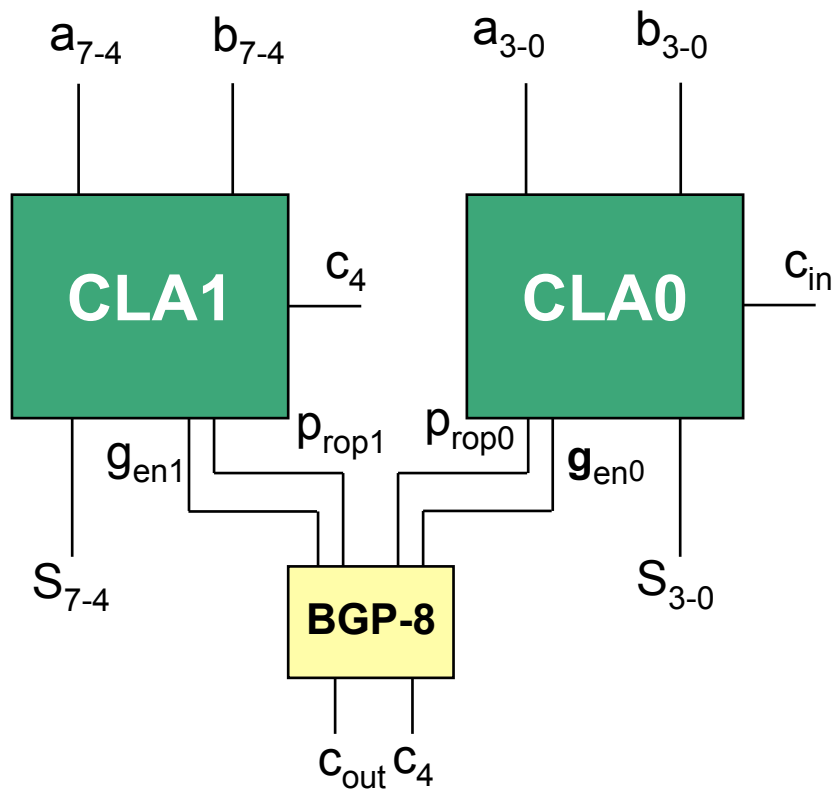
2. Circuitos Aritméticos

► Somadores *Carry Lookahead*

- **Solução:** aplicar o *lookahead* em grupos de somadores com, no máximo, 4 bits.
- Funções auxiliares P e G são necessárias e indicam, respectivamente:
 - Se $P = 1$, então o *carry* é propagado pelo grupo.
 - Se $G = 1$, então o grupo gera *carry out*.

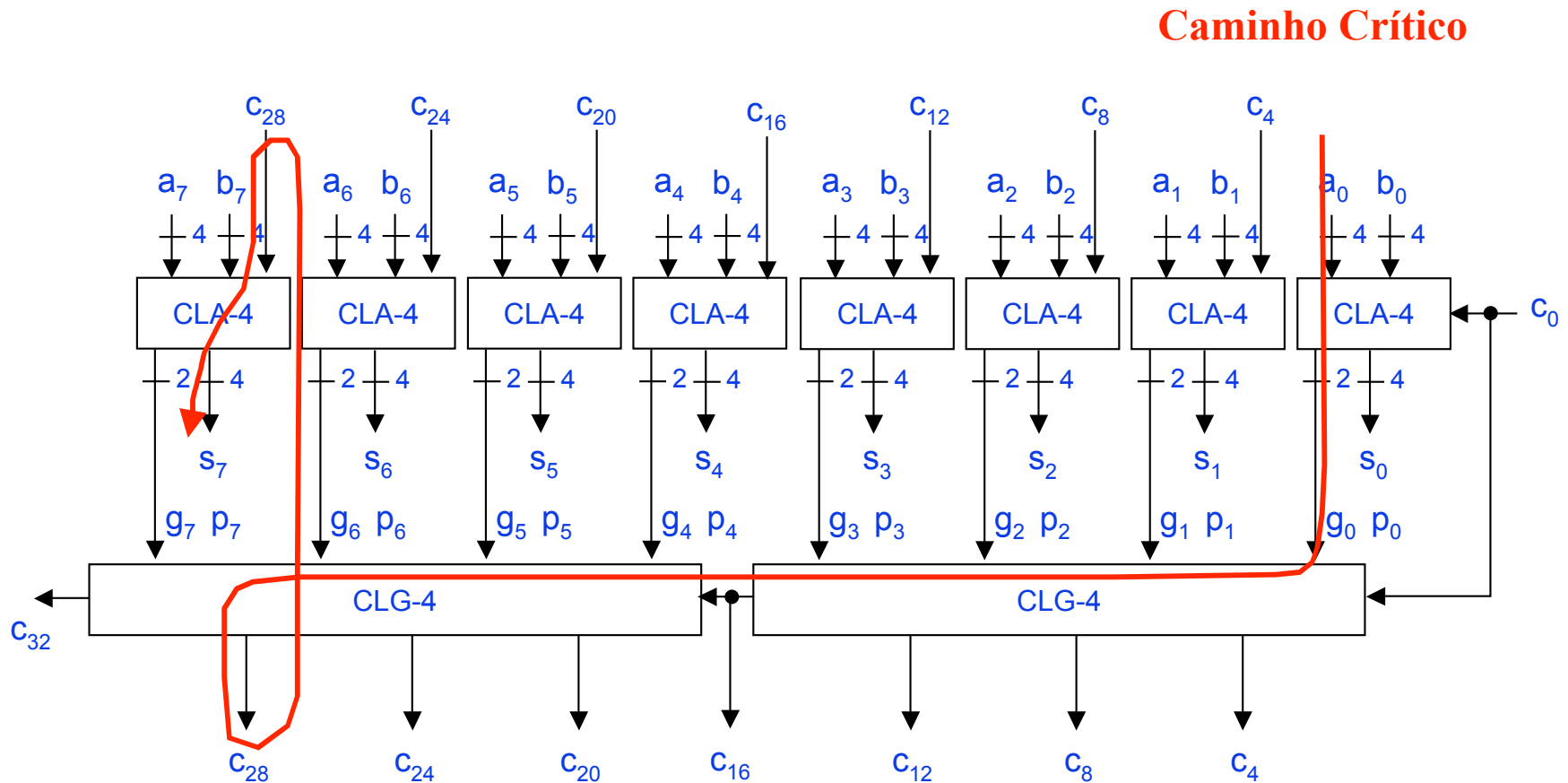
2. Circuitos Aritméticos

► Somadores *Carry Lookahead*



2. Circuitos Aritméticos

► Somadores *Carry Lookahead*



2. Circuitos Aritméticos

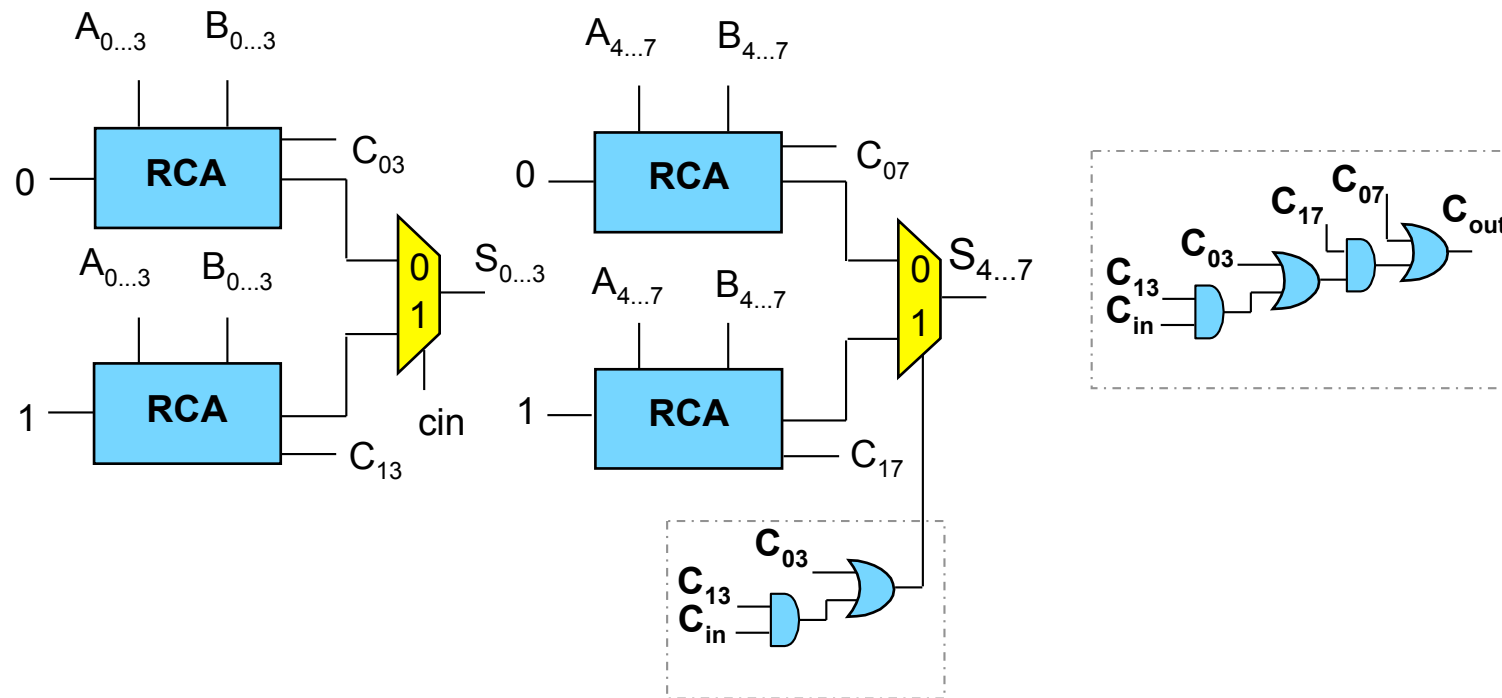
▶ Somadores *Carry Select*

Princípios:

- dividir a adição em seções de 4 ou 8 bits
 - realizar a adição de cada seção simultaneamente para os dois casos possíveis (*carry in=0* e *carry in=1*)
-
- Em cada seção de adição são usados dois somadores (*ripple carry* ou *carry lookahead*) idênticos e um multiplexador
 - O multiplexador seleciona um dos dois resultados, utilizando como controle o *carry out* da seção anterior

2. Circuitos Aritméticos

► Somadores *Carry Select* com 8 bits (usando somadores RCA...)



2. Circuitos Aritméticos

▶ Somadores *Carry Select*

Equações utilizadas pelos MUX de cada seção de soma

$$B1 = C_{in}$$

$$B2 = C03 \text{ or } (C13 \text{ and } C_{IN})$$

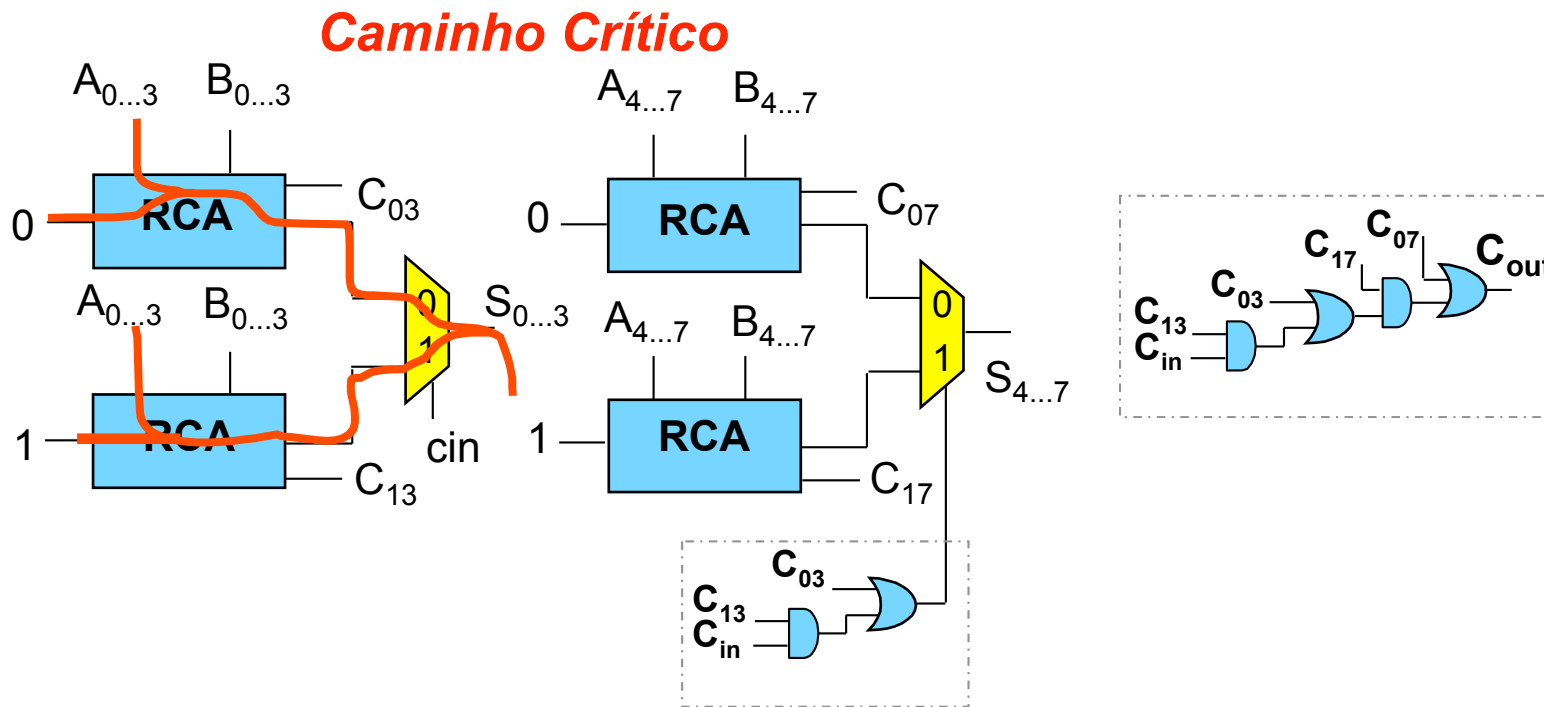
$$B3 = C07 \text{ or } (C17 \text{ and } (C03 \text{ or } (C13 \text{ and } C_{IN})))$$

$$B4 = C011 \text{ or } (C111 \text{ and } (C07 \text{ or } (C17 \text{ and } (C03 \text{ or } (C13 \text{ and } C_{IN}))))))$$

$$B4 = C015 \text{ or } (C115 \text{ and } (C011 \text{ or } (C111 \text{ and } (C07 \text{ or } (C17 \text{ and } (C03 \text{ or } (C13 \text{ and } C_{IN})))))))$$

2. Circuitos Aritméticos

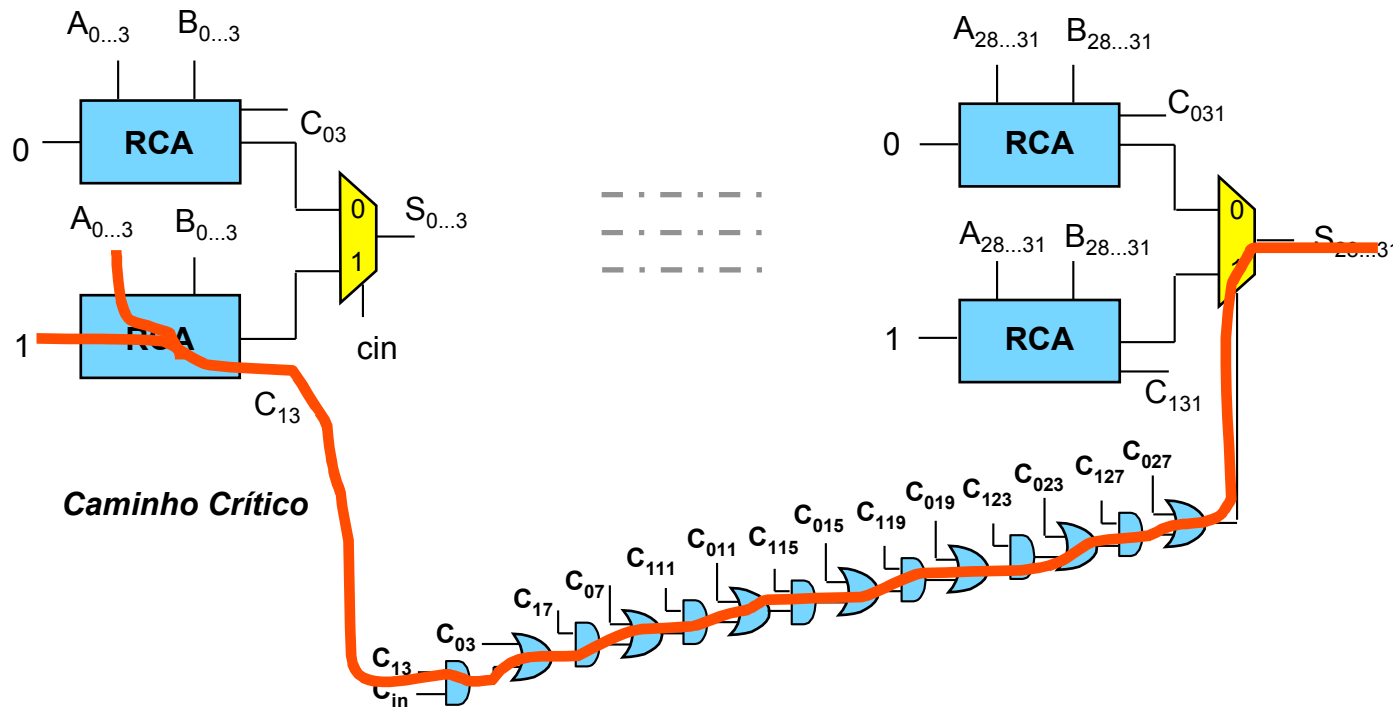
► Somadores *Carry Select* com 8 bits



Atraso crítico = Atraso RCA + Atraso MUX

2. Circuitos Aritméticos

► Somadores *Carry Select* com 32 bits



Atraso crítico = Atraso RCA + Atraso Equação + Atraso MUX