



**Universidade Federal de Santa Catarina**  
**Centro Tecnológico**  
Departamento de Informática e Estatística  
Curso de Graduação em Ciências da Computação



# **Sistemas Digitais**

**INE 5406**

## **Aula 3-T**

**3. Revisão de latches, flip-flops e registradores.**

**Prof. José Luís Güntzel**  
**[guntzel@inf.ufsc.br](mailto:guntzel@inf.ufsc.br)**

**[www.inf.ufsc.br/~guntzel/ine5406/ine5406.html](http://www.inf.ufsc.br/~guntzel/ine5406/ine5406.html)**

# 3. Latches, Flip-flops e Registradores

---

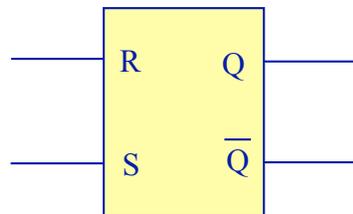
## Observação Importante

O Conteúdo destas transparências está detalhado nos capítulos 4 e 5 da apostila “**Introdução aos Sistemas Digitais**”, de José Luís Güntzel e Francisco Assis do Nascimento, a qual encontra-se disponível gratuitamente em formato PDF no endereço [www.ufpel.edu.br/~guntzel/isd/isd.html](http://www.ufpel.edu.br/~guntzel/isd/isd.html)

# 3. Latches, Flip-flops e Registradores

## O Latch RS

símbolo



circuito com portas nor

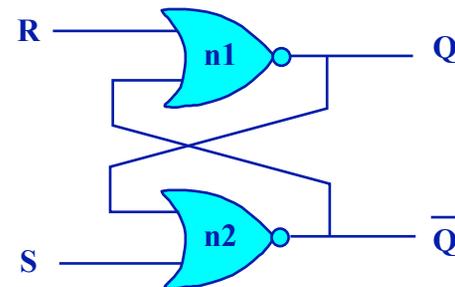


tabela de transição de estados

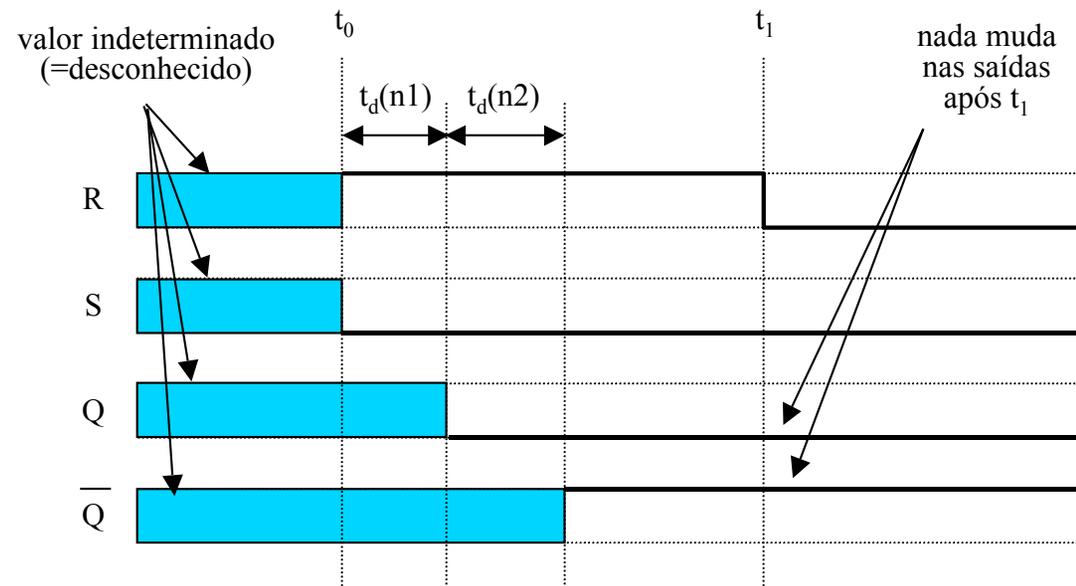
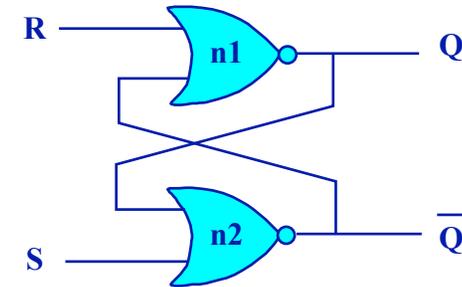
R	S	$Q_{t+1}$	comentário
0	0	$Q_t$	mantém estado anterior
0	1	1	estado set
1	0	0	estado reset
1	1	-	proibido

# 3. Latches, Flip-flops e Registradores

## O Latch RS: análise dinâmica (1)

Supondo que:

1. em  $t=t_0$  se faça  $R=1$  e  $S=0$
2. e em  $t=t_1$  se faça  $R=0$  e  $S=0$

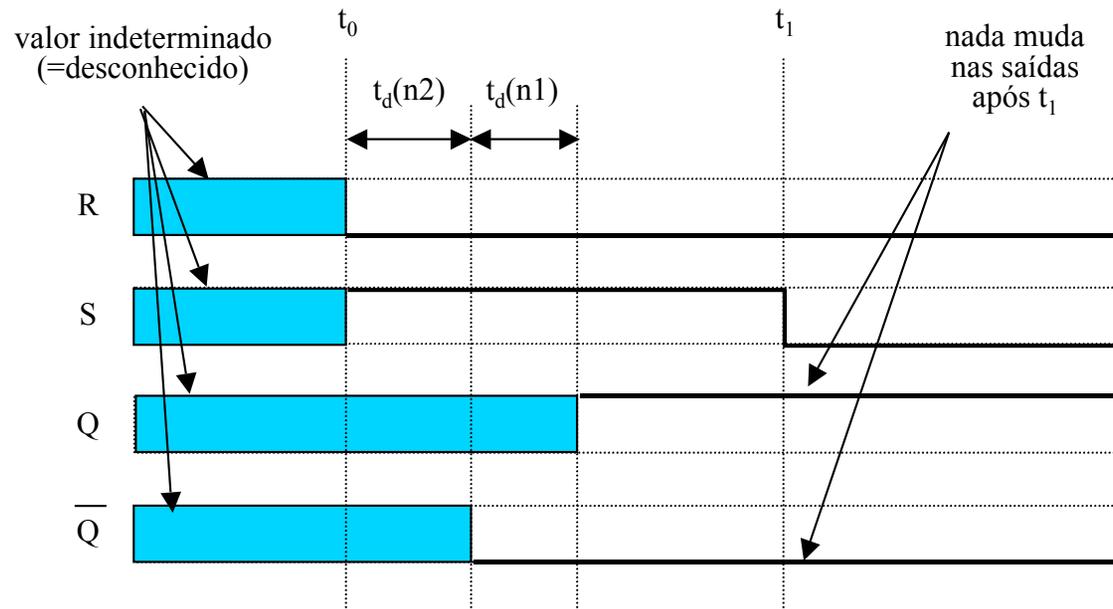
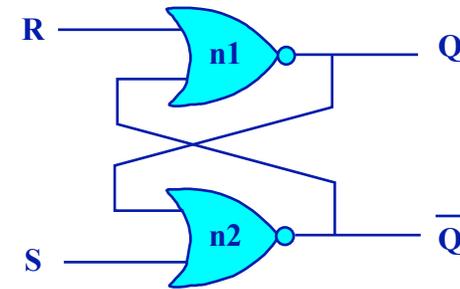


# 3. Latches, Flip-flops e Registradores

## O Latch RS: análise dinâmica (2)

Supondo que:

1. em  $t=t_0$  se faça  $R=0$  e  $S=1$
2. e em  $t=t_1$  se faça  $R=0$  e  $S=0$



# 3. Latches, Flip-flops e Registradores

## O Latch RS: resumo do funcionamento

R	S	Q	Q'	ação
1	0	0	1	vai para o estado reset
0	0	0	1	mantém o estado reset (= mantém estado anterior)
0	1	1	0	vai para o estado set
0	0	1	0	mantém o estado set (= mantém estado anterior)
1	1	0	0	estado proibido

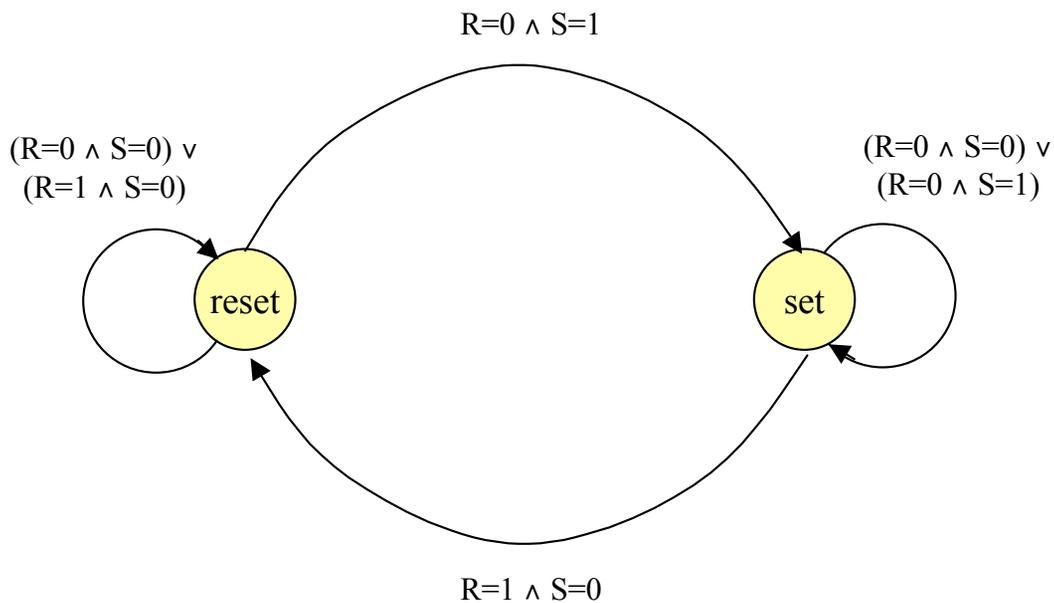
**tabela de transição de estados**

R	S	$Q_{t+1}$	comentário
0	0	$Q_t$	mantém estado anterior
0	1	1	estado set
1	0	0	estado reset
1	1	-	proibido

# 3. Latches, Flip-flops e Registradores

## O Latch RS: resumo do funcionamento

### Diagrama de estados

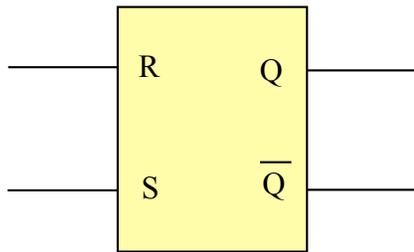


### tabela de transição de estados

R	S	$Q_{t+1}$
0	0	$Q_t$
0	1	1
1	0	0
1	1	-

# 3. Latches, Flip-flops e Registradores

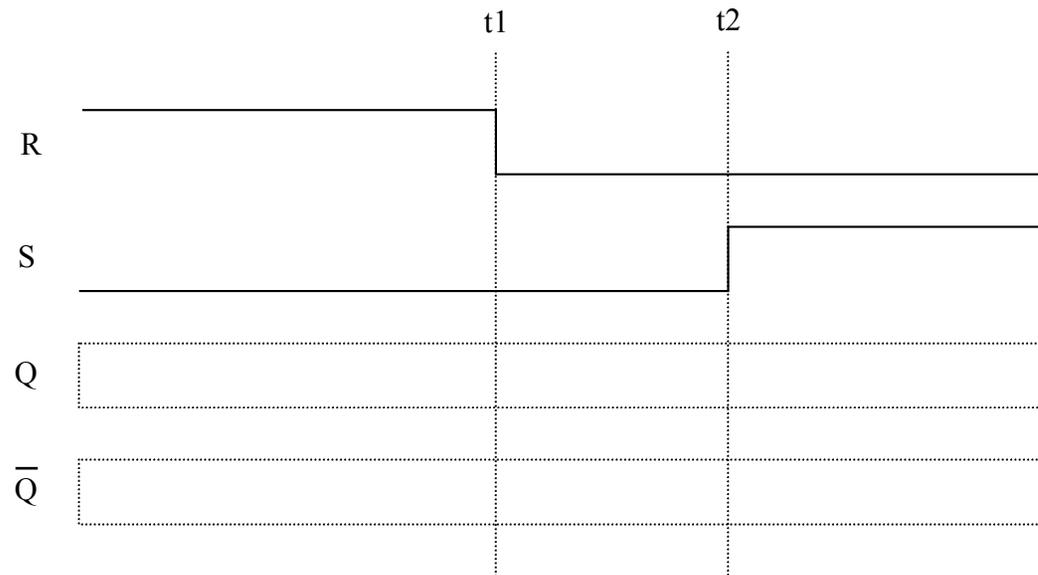
## O Latch RS:



R	S	$Q_{t+1}$
0	0	$Q_t$
0	1	1
1	0	0
1	1	-

tabela de transição  
de estados

Exemplo 4.2 da apostila



# 3. Latches, Flip-flops e Registradores

## O Latch RS Controlado

símbolo

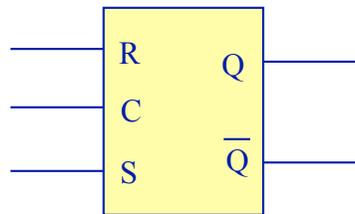
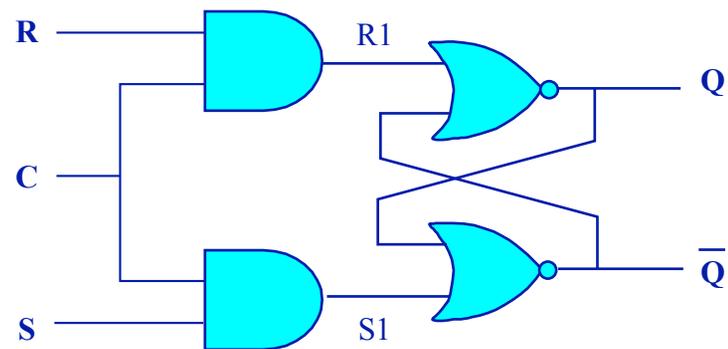


tabela de transição de estados

circuito com portas nor e and



C	R	S	$Q_{t+1}$	comentário
0	X	X	$Q_t$	mantém estado anterior
1	0	0	$Q_t$	mantém estado anterior
1	0	1	1	estado set
1	1	0	0	estado reset
1	1	1	-	proibido

# 3. Latches, Flip-flops e Registradores

## O Latch RS Controlado: resumo do funcionamento

### Diagrama de estados

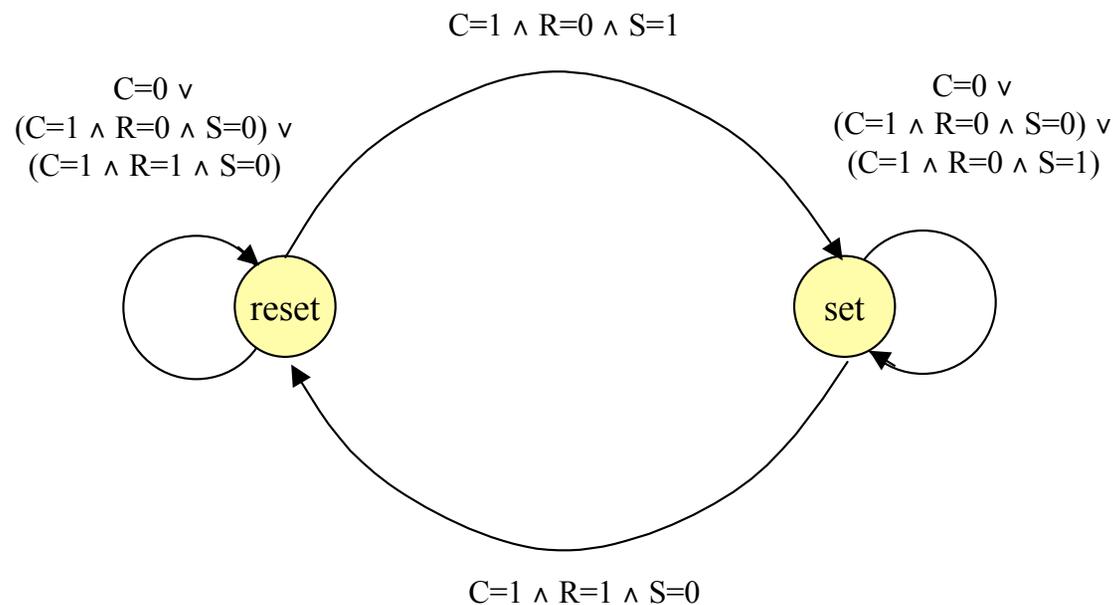


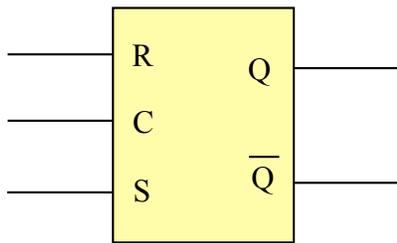
tabela de transição de estados

C	R	S	$Q_{t+1}$
0	X	X	$Q_t$
1	0	0	$Q_t$
1	0	1	1
1	1	0	0
1	1	1	-

# 3. Latches, Flip-flops e Registradores

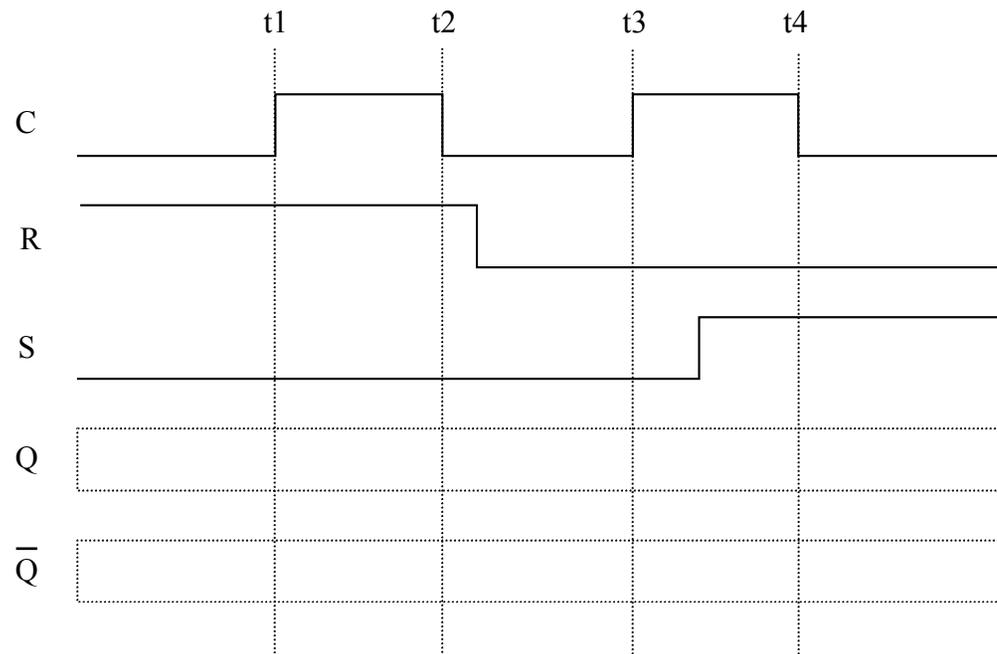
## O Latch RS Controlado

Exemplo 4.3 da apostila



C	R	S	$Q_{t+1}$
0	X	X	$Q_t$
1	0	0	$Q_t$
1	0	1	1
1	1	0	0
1	1	1	-

tabela de transição  
de estados



# 3. Latches, Flip-flops e Registradores

## O Latch D

símbolo

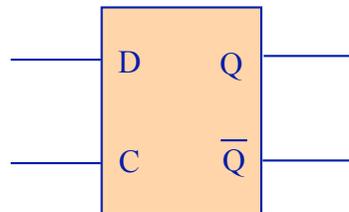
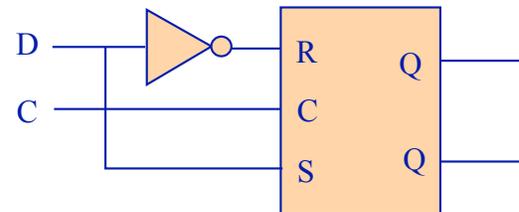


tabela de transição  
de estados

circuito a partir do latch RS controlado

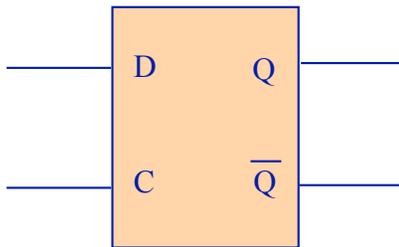


C	D	$Q_{t+1}$	comentário
0	X	$Q_t$	mantém estado anterior
1	0	0	estado reset
1	1	1	estado set

# 3. Latches, Flip-flops e Registradores

## O Latch D

Exemplo 4.4 da apostila



C	D	$Q_{t+1}$
0	X	$Q_t$
1	0	0
1	1	1

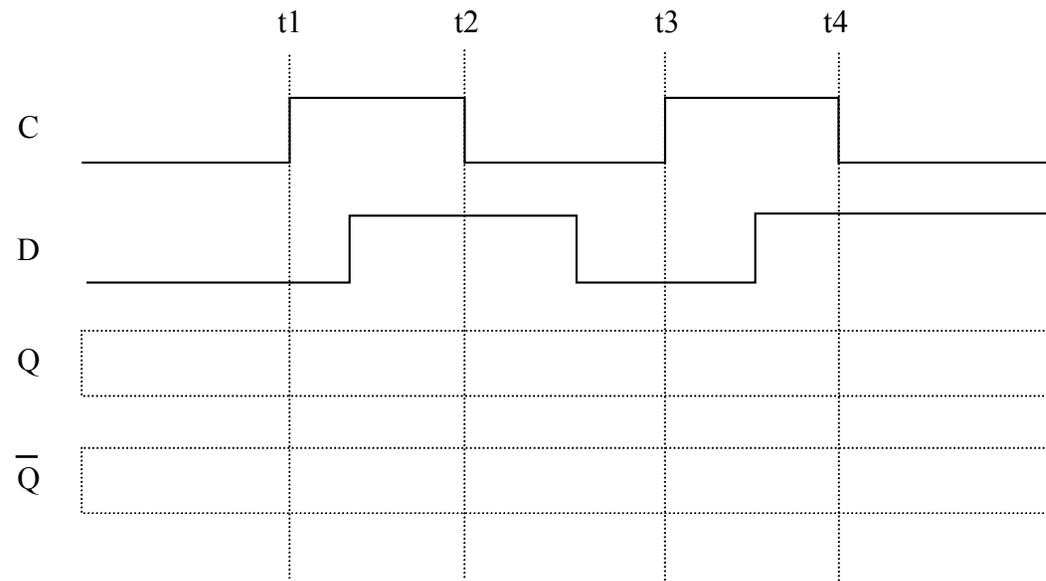
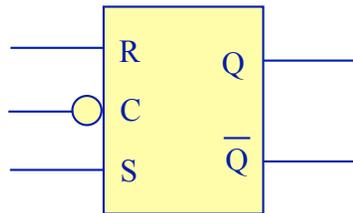


tabela de transição  
de estados

# 3. Latches, Flip-flops e Registradores

## Latches com ativação em lógica complementar

### Latch RS

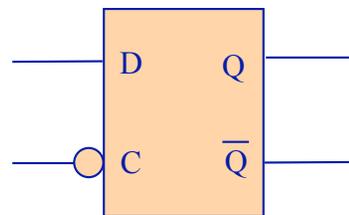


símbolo

C	R	S	$Q_{t+1}$
1	X	X	$Q_t$
0	0	0	$Q_t$
0	0	1	1
0	1	0	0
0	1	1	-

tabela de transição de estados

### Latch D



símbolo

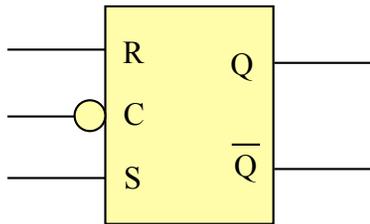
C	D	$Q_{t+1}$
1	X	$Q_t$
0	0	0
0	1	1

tabela de transição de estados

# 3. Latches, Flip-flops e Registradores

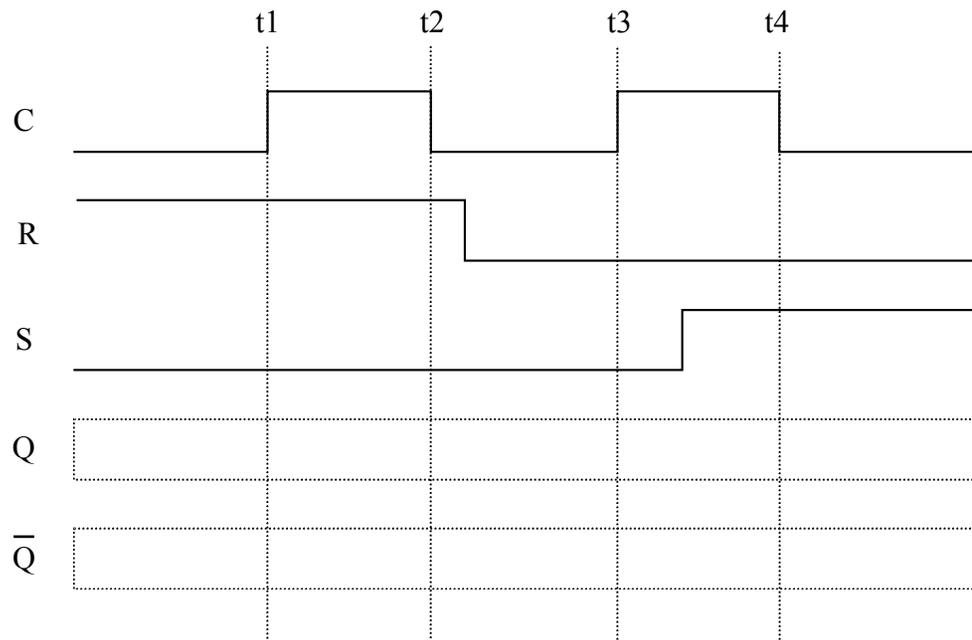
## Latches com ativação em lógica complementar

Exemplo 4.5 da apostila



C	R	S	$Q_{t+1}$
1	X	X	$Q_t$
0	0	0	$Q_t$
0	0	1	1
0	1	0	0
0	1	1	-

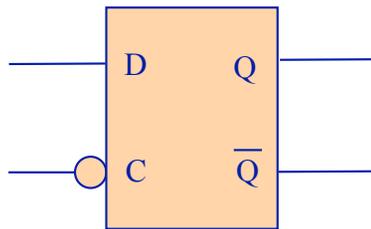
tabela de transição de estados



# 3. Latches, Flip-flops e Registradores

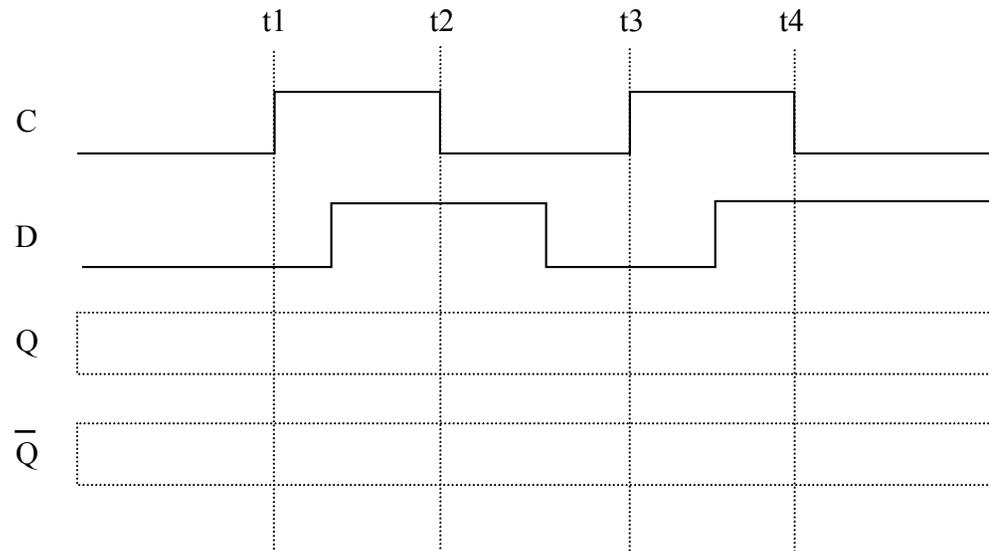
## Latches com ativação em lógica complementar

Exemplo 4.6 da apostila



C	D	$Q_{t+1}$
1	X	$Q_t$
0	0	0
0	1	1

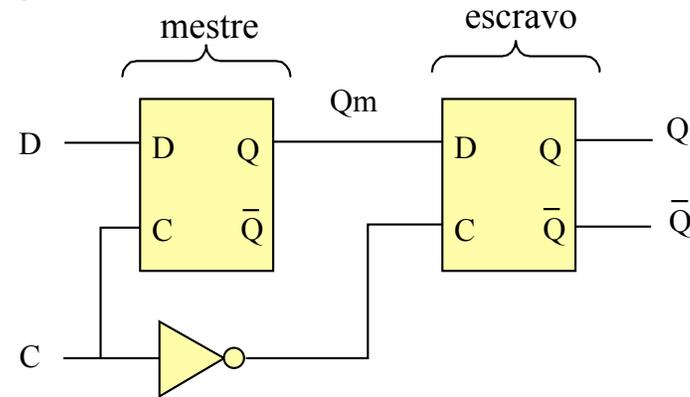
tabela de transição  
de estados



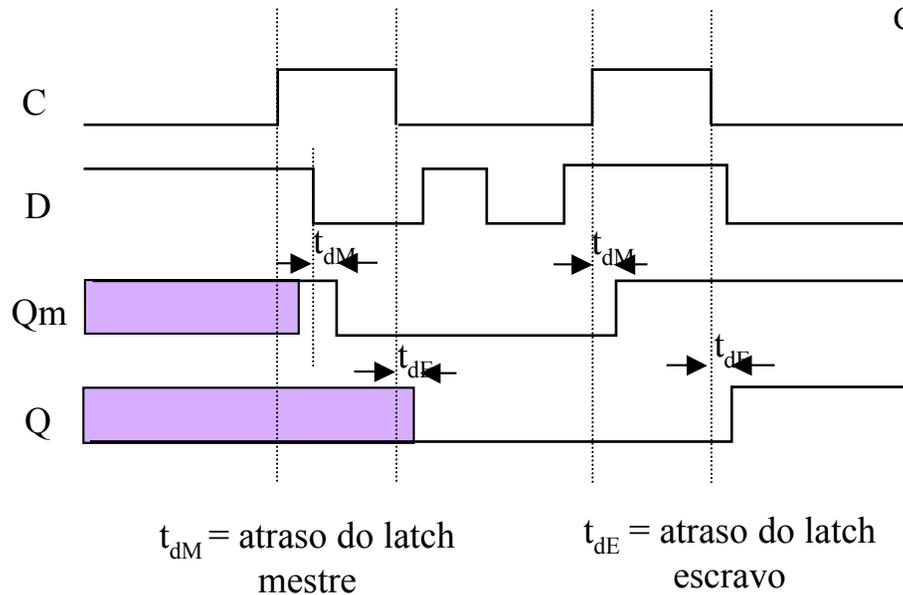
# 3. Latches, Flip-flops e Registradores

## O Flip-flop D mestre-escravo

circuito



análise dinâmica  
(exemplo de funcionamento)

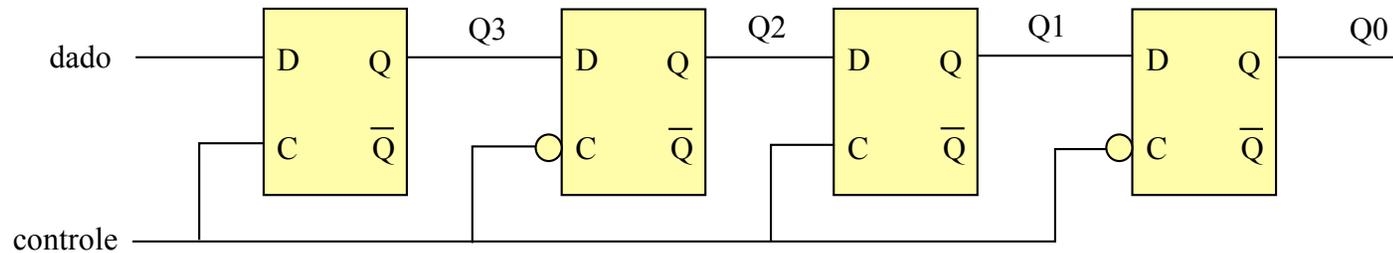


Considerando uma implementação com portas CMOS, necessita **38 transistores:**  
 $2 \times 18 + 2 = 38$

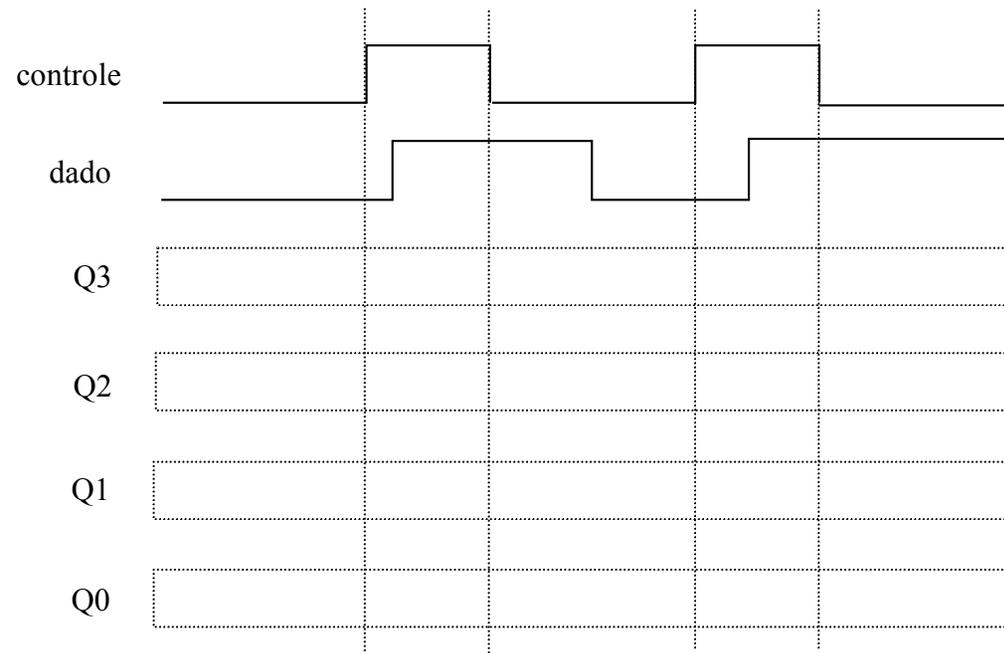
# 3. Latches, Flip-flops e Registradores

## O Flip-flop D mestre-escravo

Exemplo 4.7 da apostila



C	D	$Q_{t+1}$
0	X	$Q_t$
1	0	0
1	1	1



# 3. Latches, Flip-flops e Registradores

## O Flip-flop D disparado pela borda ascendente (ou Flip-flop D sensível à borda ascendente)

símbolo

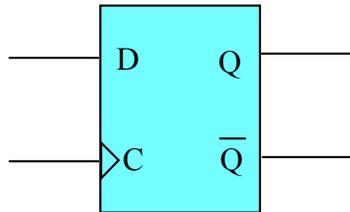
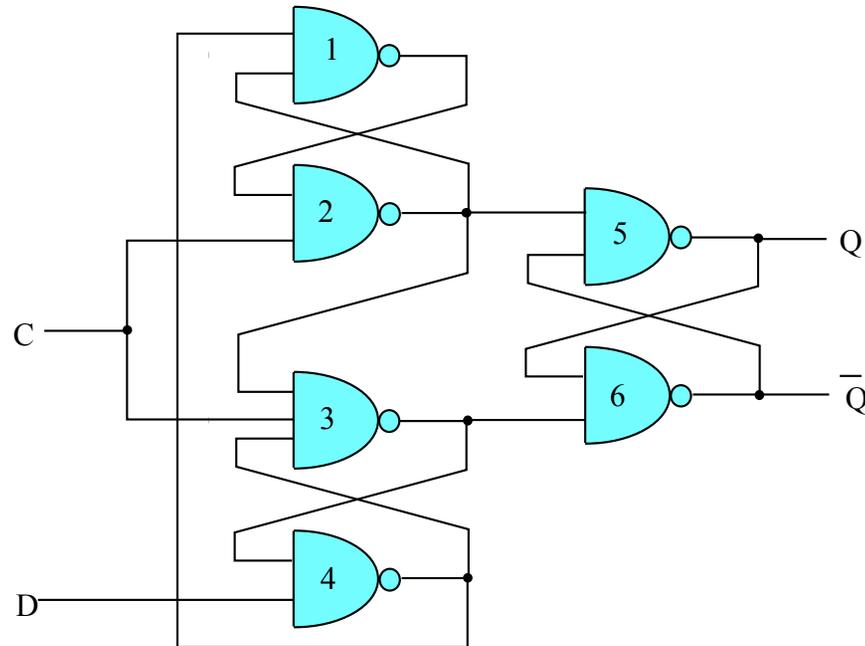


tabela de transição de estados

C	D	$Q_{t+1}$
$\neq \uparrow$	X	$Q_t$
$\uparrow$	0	0
$\uparrow$	1	1

circuito com portas nand

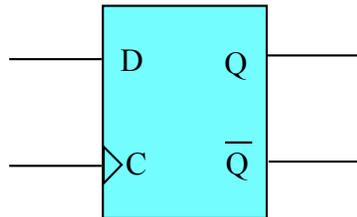


necessita 24 transistores

# 3. Latches, Flip-flops e Registradores

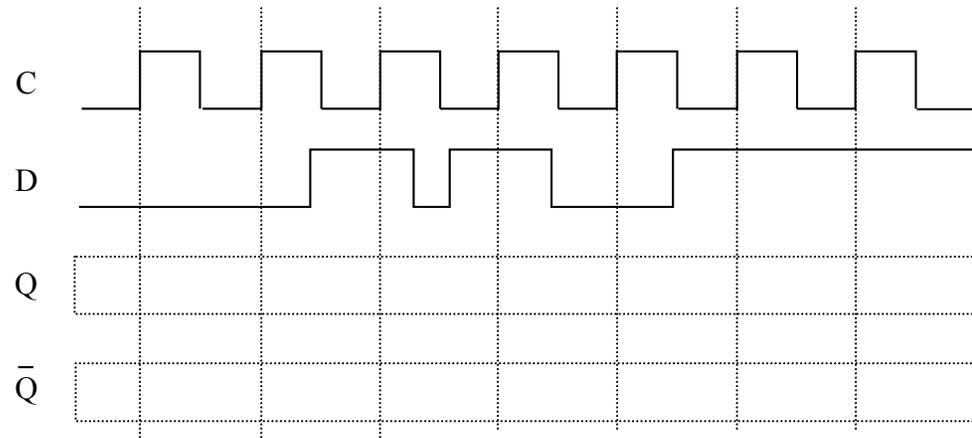
## O Flip-flop D disparado pela borda ascendente

Exemplo 4.8 da apostila



C	D	$Q_{t+1}$
$\neq \uparrow$	X	$Q_t$
$\uparrow$	0	0
$\uparrow$	1	1

tabela de transição  
de estados



# 3. Latches, Flip-flops e Registradores

## O Flip-flop JK (disparado pela borda ascendente)

símbolo

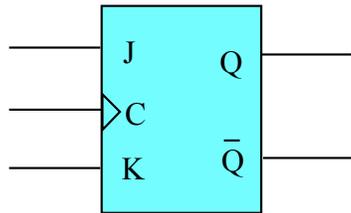


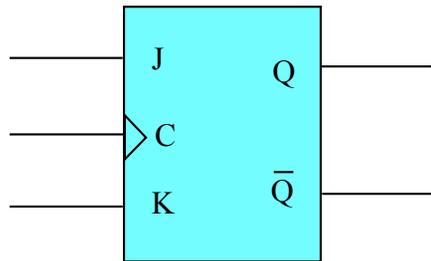
tabela de transição de estados

C	J	K	$Q_{t+1}$
$\neq \uparrow$	X	X	$Q_t$
$\uparrow$	0	0	$Q_t$
$\uparrow$	0	1	0
$\uparrow$	1	0	1
$\uparrow$	1	1	$\overline{Q_t}$

# 3. Latches, Flip-flops e Registradores

## O Flip-flop JK (disparado pela borda ascendente)

Exemplo 4.9 da apostila



C	J	K	$Q_{t+1}$
$\neq \uparrow$	X	X	$Q_t$
$\uparrow$	0	0	$Q_t$
$\uparrow$	0	1	0
$\uparrow$	1	0	1
$\uparrow$	1	1	$\overline{Q_t}$

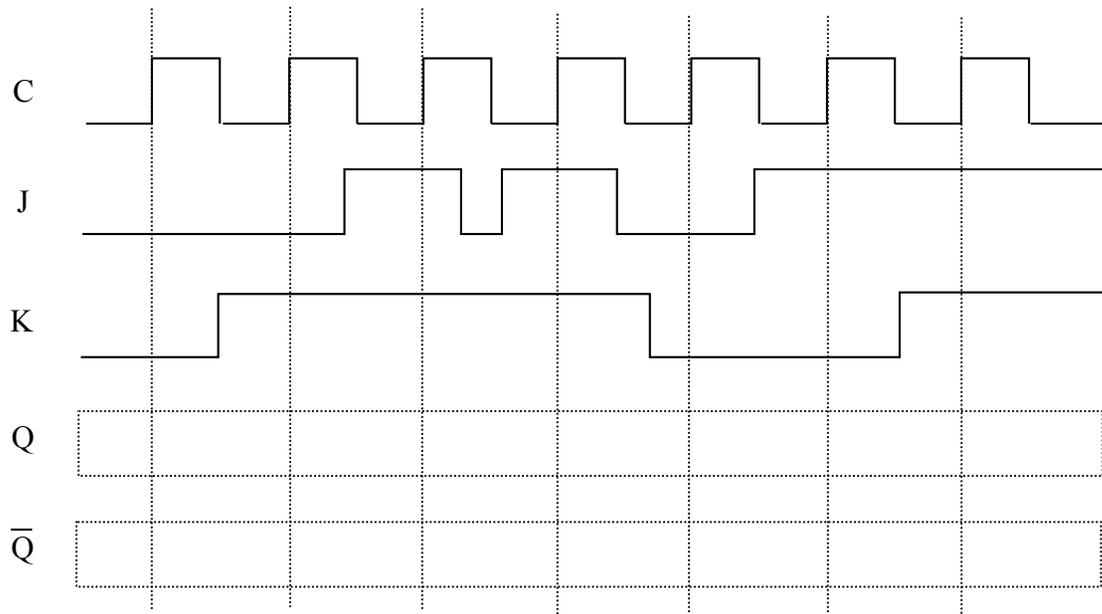
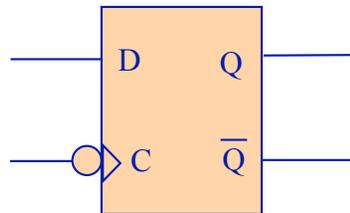


tabela de transição de estados

# 3. Latches, Flip-flops e Registradores

## Flip-flops disparados pela borda descendente (ou Flip-flops sensíveis à borda descendente)

### Flip-flop D

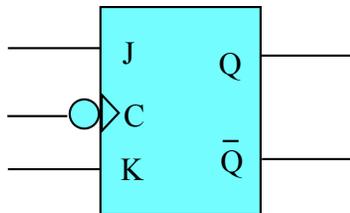


símbolo

C	D	$Q_{t+1}$
$\neq \downarrow$	X	$Q_t$
$\downarrow$	0	0
$\downarrow$	1	1

tabela de transição  
de estados

### Flip-flop JK



símbolo

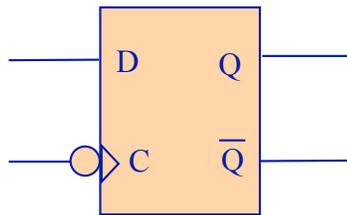
C	J	K	$Q_{t+1}$
$\neq \downarrow$	X	X	$Q_t$
$\downarrow$	0	0	$Q_t$
$\downarrow$	0	1	0
$\downarrow$	1	0	1
$\downarrow$	1	1	$\overline{Q_t}$

tabela de transição  
de estados

# 3. Latches, Flip-flops e Registradores

## Flip-flops disparados pela borda descendente

Exemplo 4.10 da apostila



C	D	$Q_{t+1}$
$\neq \downarrow$	X	$Q_t$
$\downarrow$	0	0
$\downarrow$	1	1

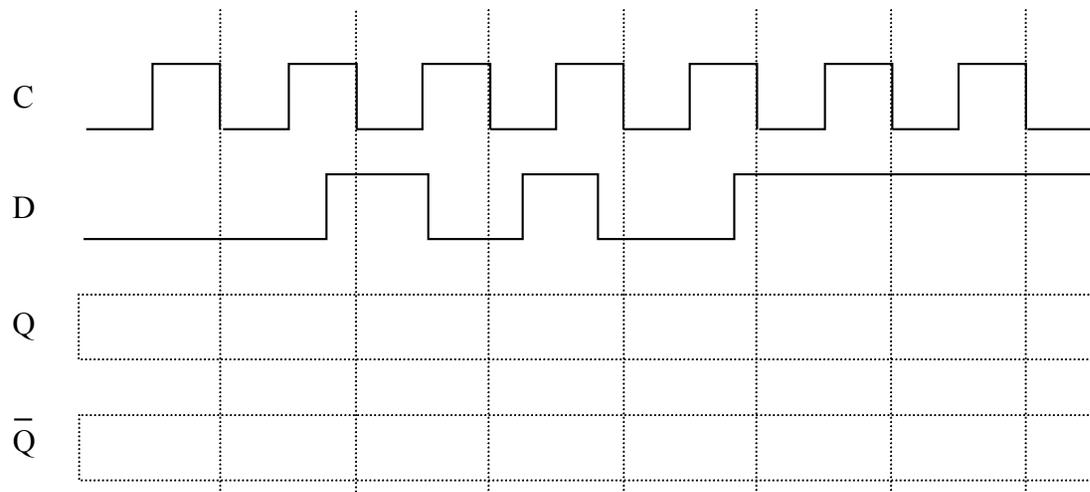
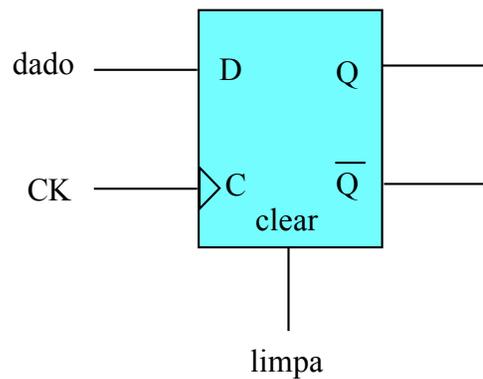


tabela de transição de estados

# 3. Latches, Flip-flops e Registradores

## Flip-flops com set e reset assíncronos

Exemplo 4.11 da apostila



C	D	$Q_{t+1}$
$\neq \uparrow$	X	$Q_t$
$\uparrow$	0	0
$\uparrow$	1	1

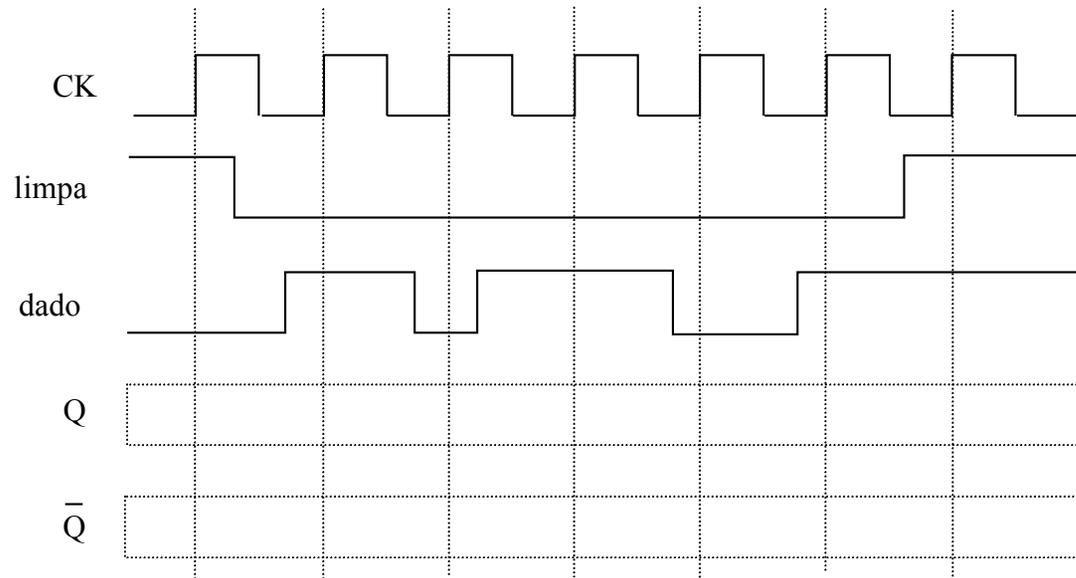
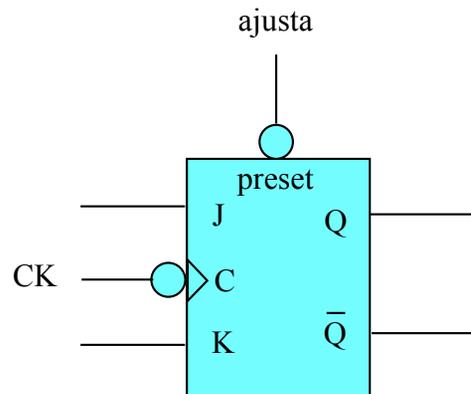


tabela de transição de estados

# 3. Latches, Flip-flops e Registradores

## Flip-flops com set e reset assíncronos

Exemplo 4.12 da apostila



C	J	K	$Q_{t+1}$
$\neq \downarrow$	X	X	$Q_t$
$\downarrow$	0	0	$Q_t$
$\downarrow$	0	1	0
$\downarrow$	1	0	1
$\downarrow$	1	1	$\bar{Q}_t$

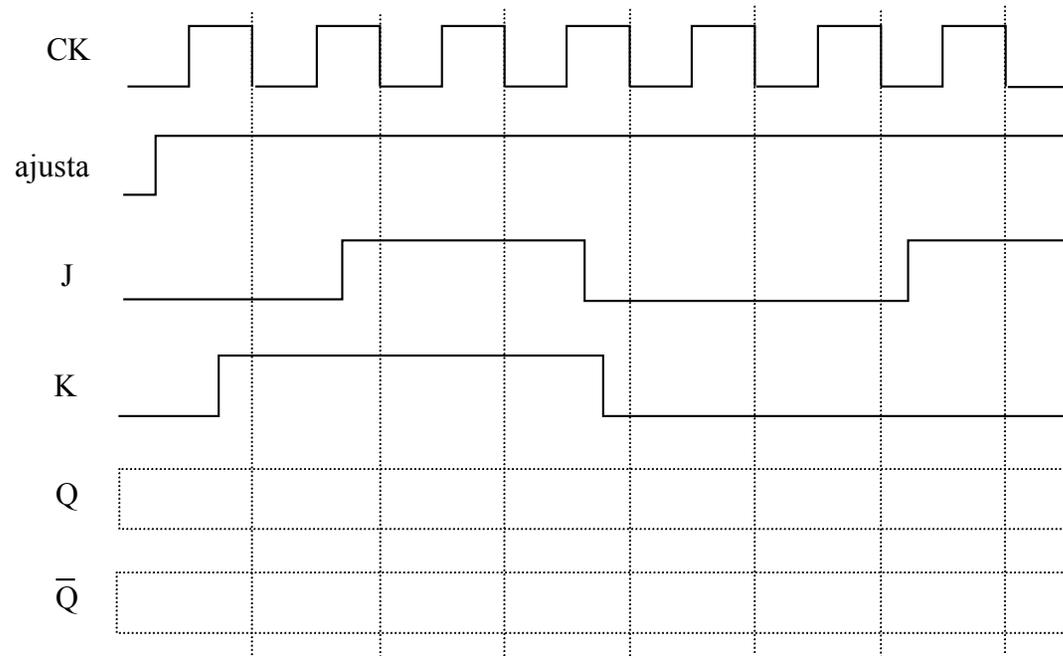


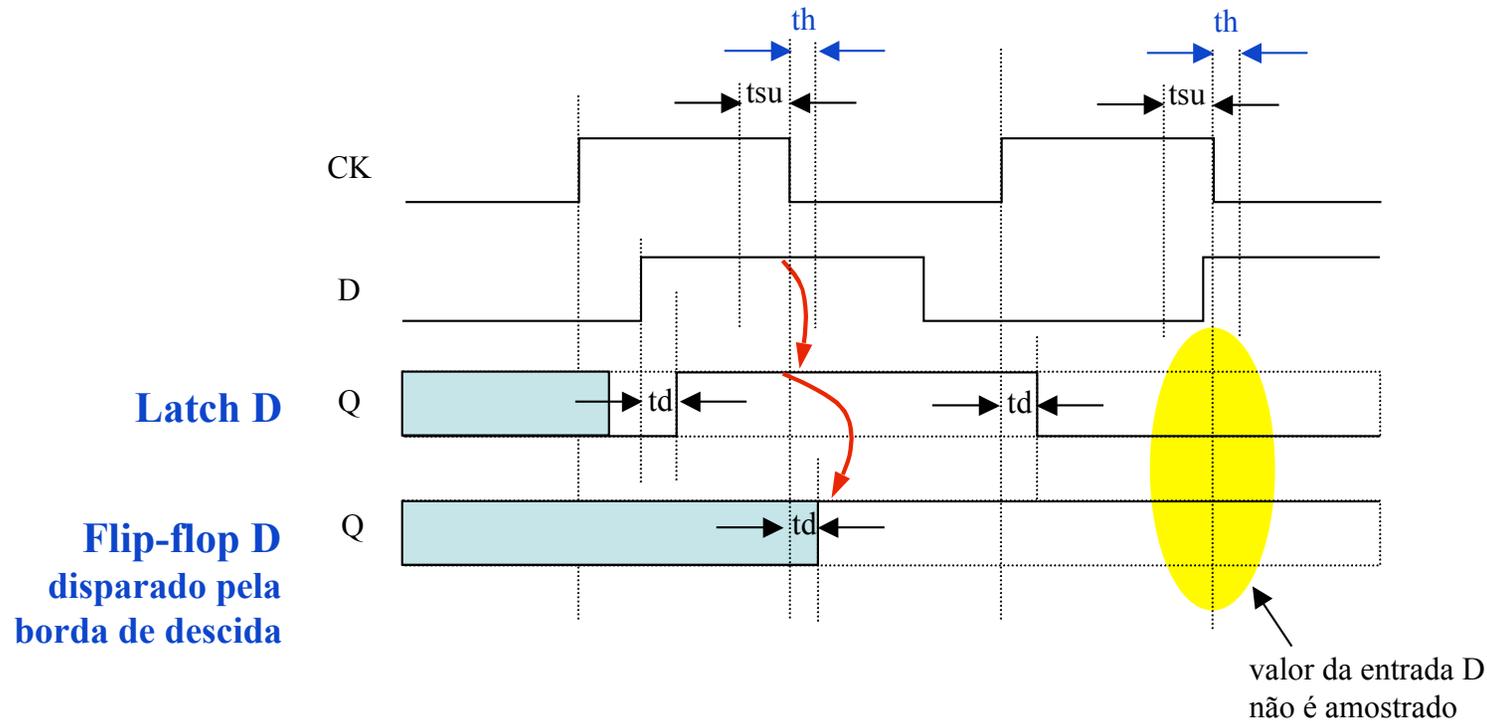
tabela de transição de estados

# 3. Latches, Flip-flops e Registradores

Tempo de Preparação -  $t_p$  (*setup time*)

Tempo de Manutenção -  $t_{su}$  (*hold time*)

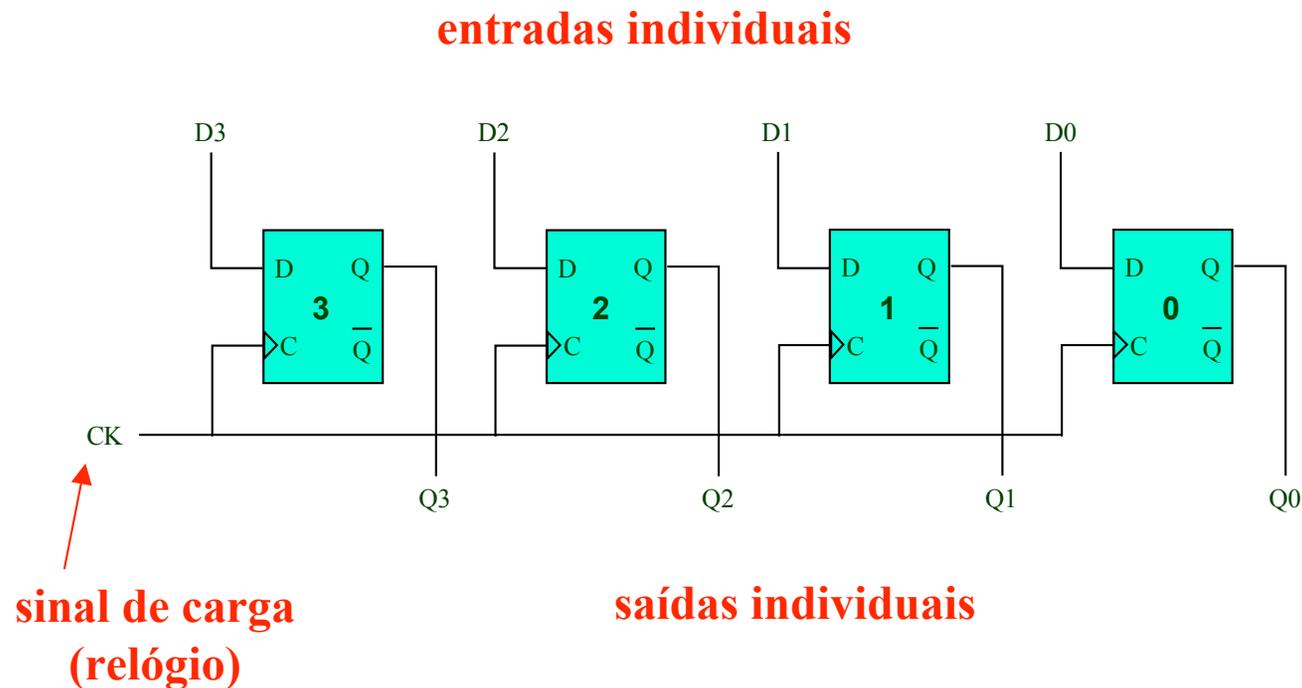
Atraso de Propagação -  $t_d$  ou  $t_p$  (*propagation delay*)



# 3. Latches, Flip-flops e Registradores

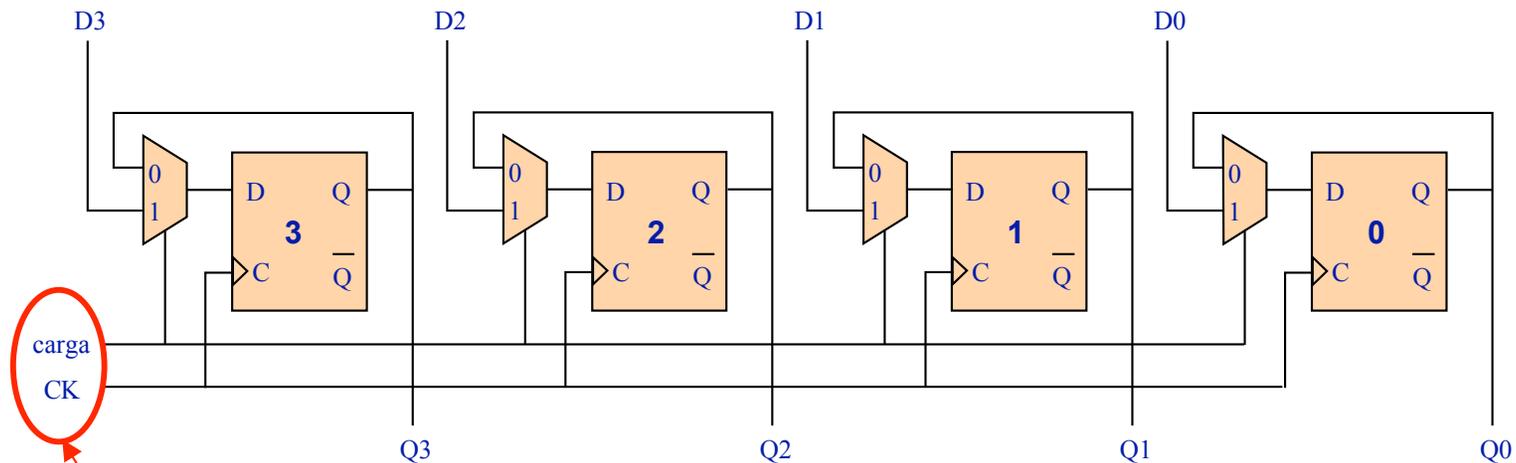
## Registradores

### Registrador com carga paralela (versão 1)



# 3. Latches, Flip-flops e Registradores

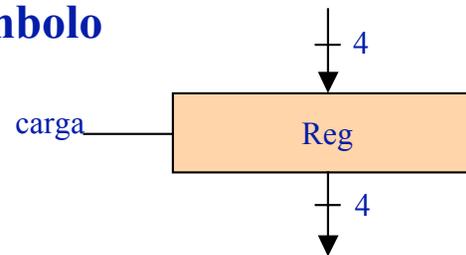
## Registrador com carga paralela (versão 2)



carga  
CK

**sinal de carga  
separado do relógio**

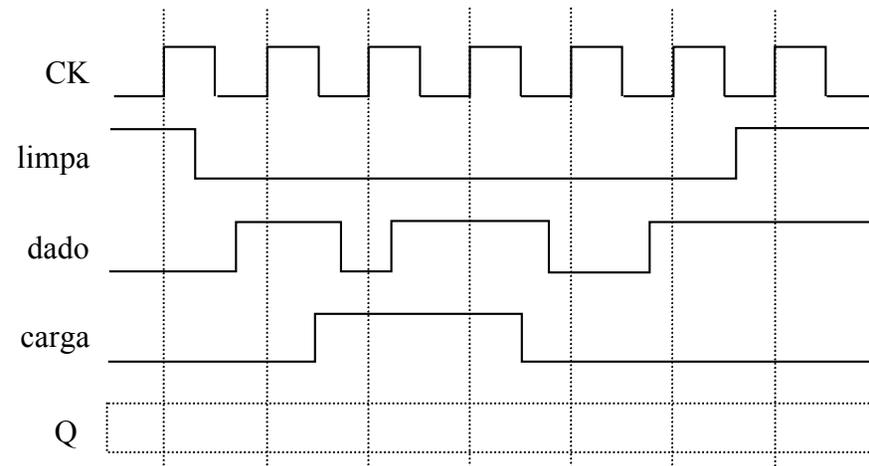
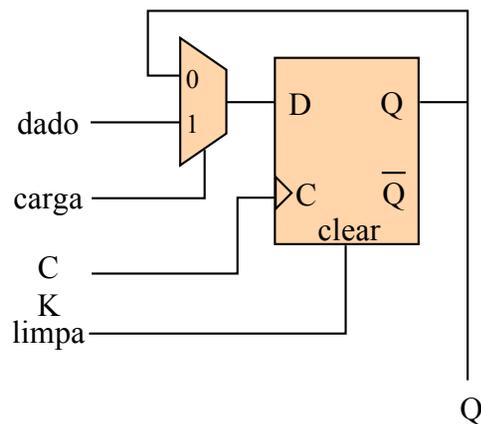
**símbolo**



# 3. Latches, Flip-flops e Registradores

## Registrador com carga paralela (versão 2)

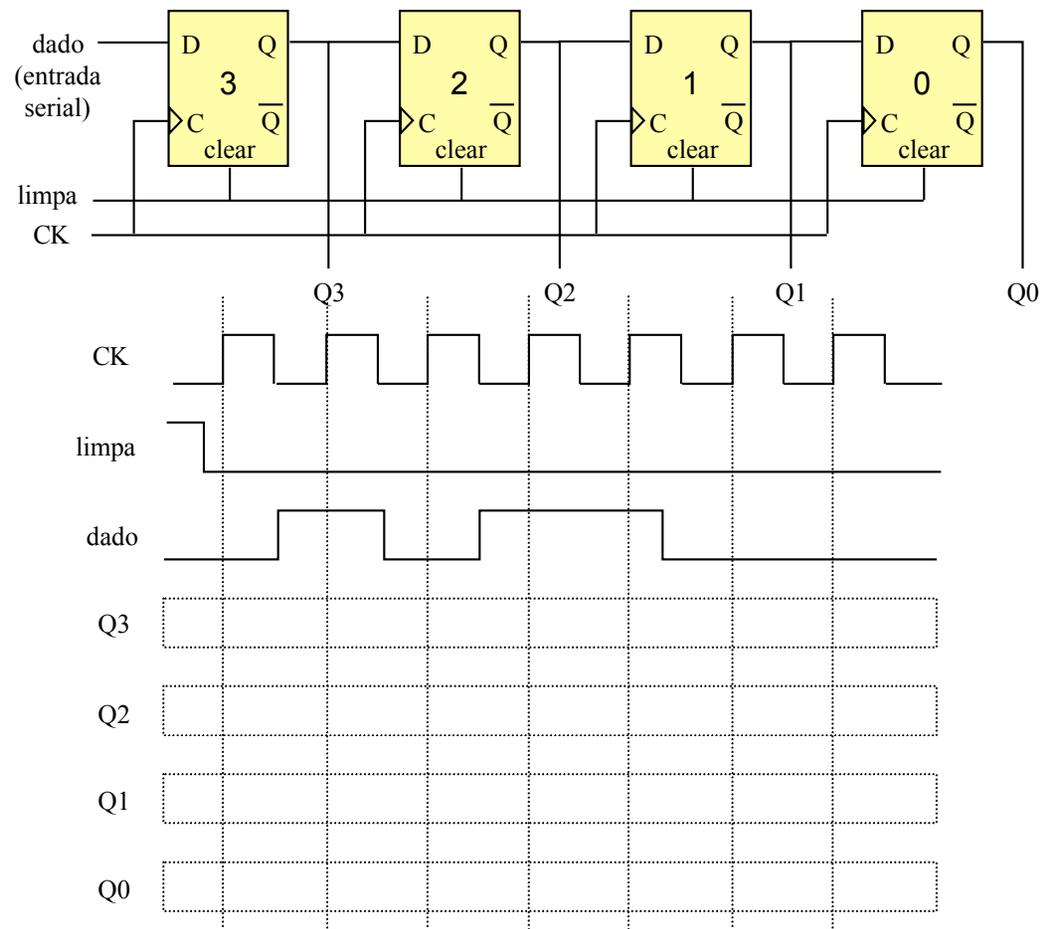
Exemplo 5.1 da apostila



# 3. Latches, Flip-flops e Registradores

## Registrador de deslocamento (à direita)

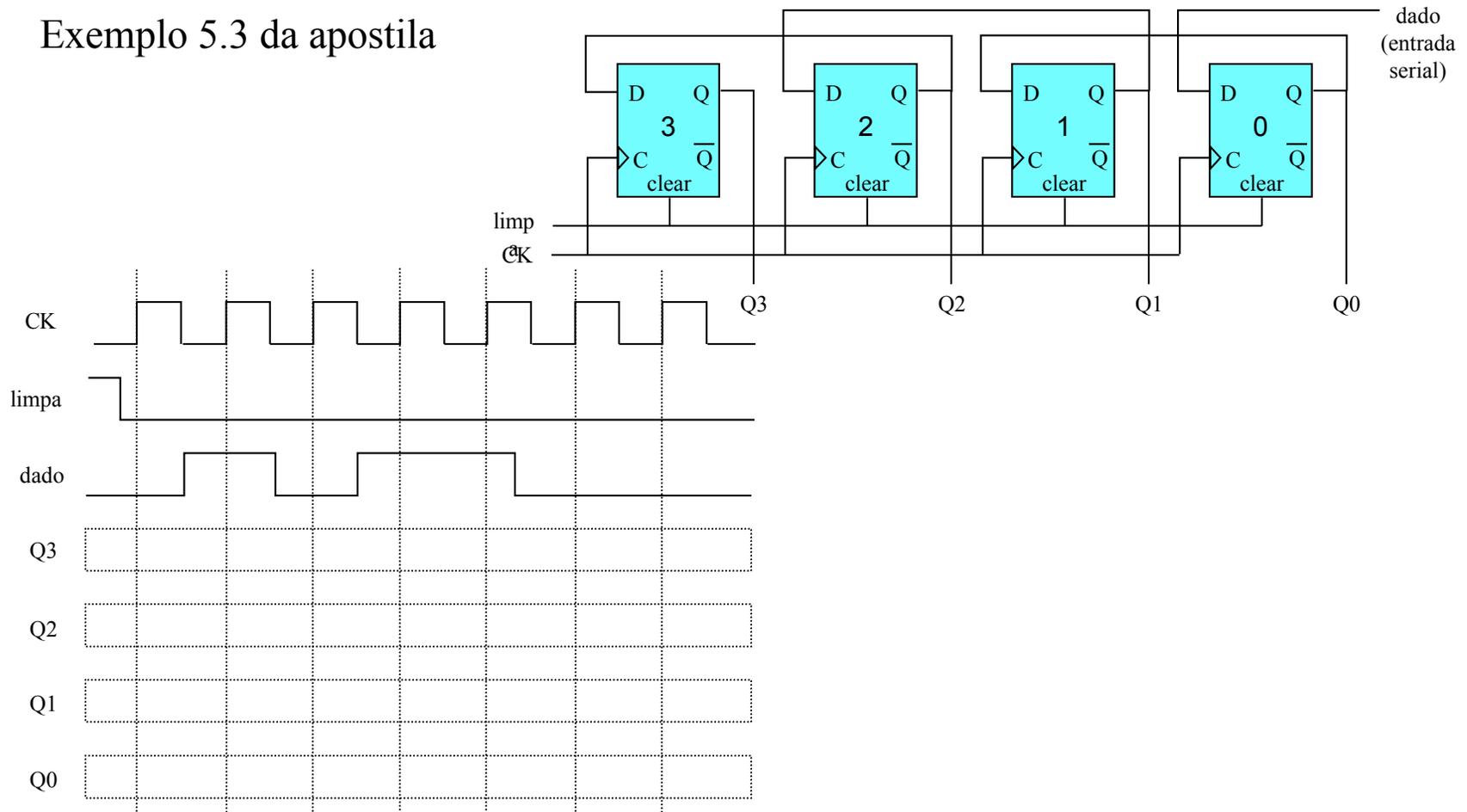
Exemplo 5.2 da apostila



# 3. Latches, Flip-flops e Registradores

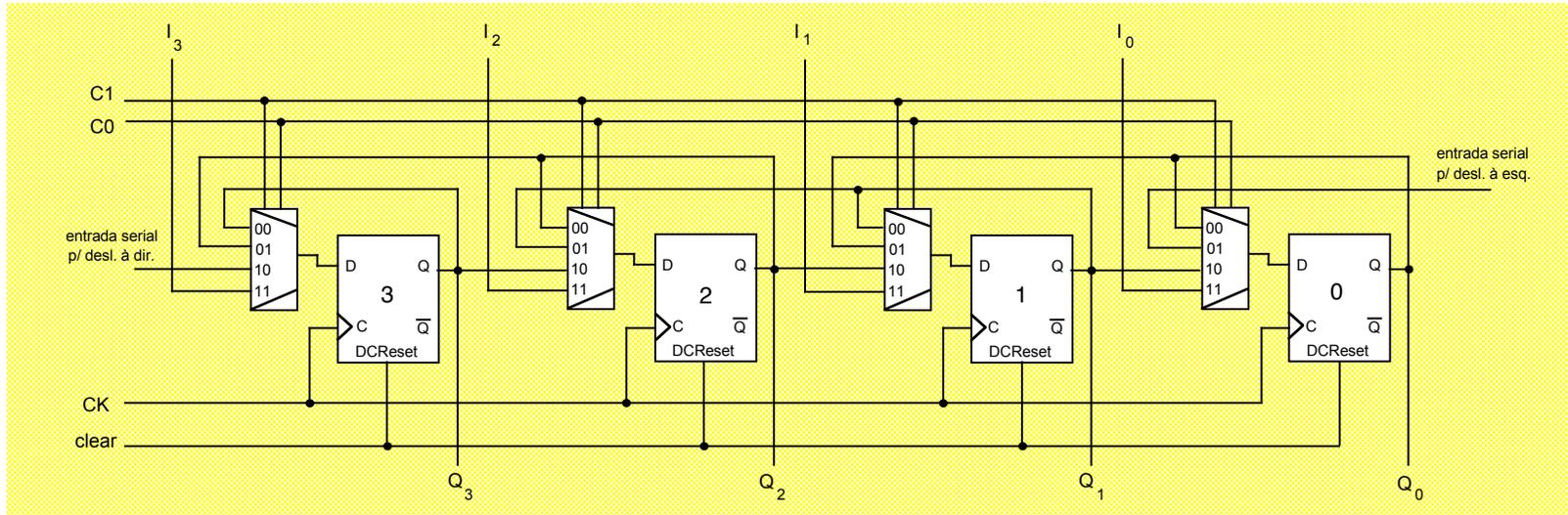
## Registrador de deslocamento (à esquerda)

Exemplo 5.3 da apostila



# 3. Latches, Flip-flops e Registradores

## Registrador de deslocamento com carga paralela

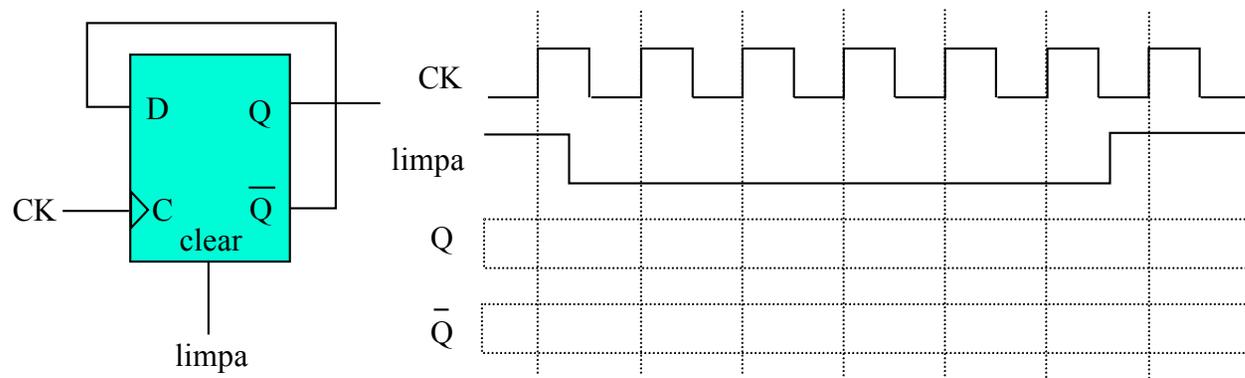


clear	CK	C1	C0	operação
0	$\neq \uparrow$	X	X	mantém conteúdo
0	$\uparrow$	0	0	mantém conteúdo
0	$\uparrow$	0	1	desloca à esquerda
0	$\uparrow$	1	0	desloca à direita
0	$\uparrow$	1	1	carga paralela
1	X	X	X	zera conteúdo

# 3. Latches, Flip-flops e Registradores

## Registrador contador (1 bit)

Exemplo 5.4 da apostila



# 3. Latches, Flip-flops e Registradores

## Registrador contador (3 bits)

Exemplo 5.5 da apostila

