

UNIVERSIDADE FEDERAL DE SANTA CATARINA CENTRO TECNOLÓGICO DEPARTAMENTO DE INFORMÁTICA E ESTATÍSTICA



Plano de Ensino de Disciplina

INE 5411 Organização de Computadores

Horas-aula: 108 Teóricas: 92 Práticas: 16 Semestre: 2008.1 Disciplinas de pré-requisitos: (EEL5340+EEL-5310) ou (EEL5105+INE5406)

Professor(es): Luiz Cláudio Villar dos Santos

Curso(s): Bacharelado em Ciências da Computação

EMENTA:

Tendências tecnológicas na fabricação de CPUs e memórias. CPU: instruções e modos de endereçamento. Formatos de instruções e linguagem de montagem. Simulador e montador. Aritmética. Avaliação de desempenho. Datapath e unidade de controle. Alternativas de implementação (monociclo, multiciclo, "pipeline", super-escalar). Exceções e interrupções. Hazards estruturais, de dados e de controle. Hierarquia de memória e associatividade (cache e TLB). Dispositivos de entrada e saída: tipos, características e sua conexão à CPU e à memória. Comunicação com a CPU (polling, interrupção, DMA).

OBJETIVOS GERAIS:

- 1. Definir a interface binária entre hardware e software e sua relação com os utilitários binários (montador e ligador) e o núcleo do sistema operacional.
- 2. Quantificar o impacto da organização do computador em seu desempenho.

OBJETIVOS ESPECÍFICOS:

- 1. Apresentar os conceitos fundamentais de um computador em termos de seus componentes básicos (processador, sistema de memória e dispositivos de entrada e saída), abstraindo sua implementação física.
- 2. Prover exemplos reais e contemporâneos desses componentes básicos.
- 3. Estabelecer a noção de modelo de programação (programmer's view) de um sistema computacional.
- 4. Prover uma visão panorâmica da cadeia de ferramentas de programação de sistemas (compilador, montador, ligador, carregador, simulador do conjunto de instruções e depurador).
- 5. Mostrar o papel da linguagem de montagem como formato intermediário para geração de código.
- 6. Codificar pequenos programas na linguagem de montagem de um processador escolhido e executá-los em um simulador de seu conjunto de instruções.

CONTEÚDO PROGRAMÁTICO

, ,	PROCEDI-	HORAS-
TÓPICOS E SUB-TÓPICOS	MENTOS ¹	AULA
1. Visão geral da organização de um computador . Componentes básicos de um computador. O papel da tecnologia de circuitos integrados no projeto de um computador. Tendências tecnológicas na construção de computadores.	AEX	04
2. Noções gerais de desempenho em um computador . Medida e métrica de desempenho. Programas para avaliação de desempenho ("benchmarks"). Formas de comparação de desempenho. Exemplo real: desempenho de CPUs Intel medido com benchmarks SPEC	AEX	06
3. O conjunto de instruções de um computador. Suporte para operações em HW. Suporte para operandos em HW. Representação de instruções. Instruções aritméticas e lógicas. Instruções para tomadas de decisão. Suporte para procedimentos. Modos de endereçamento. Noções gerais sobre os papéis do compilador, assembler, ligador e carregador. Exemplos de tradução de linguagem de alto nível em assembly. Exemplo real: instruções IA-32.	AEX	12
4. Revisão de aritmética inteira. Representação em ponto fixo. Adição e subtração. Overflow e extensão de sinal.	AEX	02
5. O processador: unidades de processamento e controle. A construção de uma unidade de processamento (UP). Exemplo de implementação mono-ciclo de uma UP. Exemplo de implementação de uma UP com múltiplos ciclos. Unidade de controle (UC) microprogramada. Tratamento de exceções. Exemplo real: organização de CPUs Pentium recentes.	AEX	12
6. Aceleração com técnicas de "pipelining". Hazards estruturais, de dados e de controle. Impacto dos hazards no desempenho. Organização de uma UP com pipeline e respectiva unidade de controle. Introdução a técnicas avançadas de pipelining: despacho múltiplo, especulação, escalonamento dinâmico Exemplo real: o pipeline do Pentium 4.	AEX	10
7. Gerenciamento de memória. A estrutura hierárquica de memória. Memórias cache: associatividade e múltiplos níveis. Noções de memória virtual e suporte de HW para tradução de endereços (TLB).	AEX	10
8. Dispositivos de entrada e saída (E/S). Tipos e características de dispositivos de E/S. Conexão de dispositivos de E/S com processador e memória. Interfaceamento de dispositivos de E/S com a memória, o processador e o sistema operacional (polling, via interrupção, DMA). Exemplo real: uma câmera digital.	AEX	08
9. Introdução à programação de sistemas. Representações de código: linguagem de alto nível, linguagem de máquina, arquivos-objeto e arquivos executáveis. Cadeia de ferramentas: compilador, montador, ligador, carregador, simulador, depurador. Aplicações e desvantagens de linguagens de montagem.	AEX LAB	04 04
10. Modelo de programação do sistema ("programmer's view"). Registradores, memória, conjunto de instruções e modos de endereçamento. Uso de memória: segmento de dados, segmento de pilha e segmento de código.	AEX LAB	04 04
11. Subprogramação. Convenção de chamada de procedimentos: salvamento e recuperação de contexto, layout da pilha, chamadas recursivas.	AEX LAB	04 04
12. Exceções e interrupções. Registradores de controle. Noções básicas sobre tratamento de exceções.	AEX LAB	04 04

¹ Procedimentos didáticos: **AEX**=Aula Expositiva; **LAB**=Aula de laboratório; **APR**=Aula prática; **OTR**=Outros.

METODOLOGIA

1. Pressupostos da metodologia

A metodologia adotada pressupõe que os alunos de um curso diurno não se limitam a comparecer às aulas, mas utilizam um número de horas, no mínimo igual ao número de horas-aula, para as atividades extra-classe associadas a esta disciplina (leitura, resolução de exercícios e prática de programação em linguagem de montagem). Pressupõe-se que os alunos tenham estudado todas as páginas indicadas do livro-texto e tenham resolvido ao menos os exercícios sugeridos.

2. Instrumentos metodológicos

A metodologia de ensino consiste na exposição dos principais conceitos de organização de computadores de acordo com o **livro-texto** adotado [1]. Os principais conceitos são ilustrados através de **exemplos** em sala de aula. Para fixação dos conceitos, o professor indica um conjunto de **exercícios** (extraídos de [1]) para serem resolvidos pelos alunos fora do horário de aula. A prática de programação em linguagem de montagem é obtida a partir de **aulas de laboratório**. Como instrumento adicional, haverá um **horário semanal de atendimento extra-classe** (com duração de 2 horas), mediante agendamento prévio.

Aos alunos que queiram aprofundar-se em tópicos avançados baseados nos conceitos cobertos nesta disciplina, sugerem-se **textos complementares** [2][3].

AVALIAÇÃO DA APRENDIZAGEM

1. Instrumentos de Avalliação

A avaliação da aprendizagem é realizada através de seis provas escritas e um conjunto de relatórios de aulas de laboratório.

As cinco primeiras (P1, P2, P3, PA e PB) são provas regulares e a última (P4) é uma prova substitutiva que serve para duas funções: recuperação de prova(s) perdida(s) e recuperação de nota (conforme detalhamento abaixo). Os tópicos do conteúdo programático são assim avaliados nas provas:

- P1: Tópicos de 1 a 4
- PA: Tópicos 9 e 10
- P2: Tópicos de 5 e 6
- P3: Tópicos de 6 a 8
- PB: Tópicos 11 e 12
- P4: Tópicos de 1 a 12

Cada uma das provas consiste de três partes, que procuram avaliar diferentes aspectos do aprendizado, como segue:

- Parte I Compreensão de conceitos básicos [3,0 pontos]
- Parte II Aplicação de conceitos básicos [4,0 pontos]
- Parte III Generalização a partir de conceitos básicos [3,0 pontos]

Para a realização das seis provas, serão alocadas 12 horas-aula da carga da disciplina.

A cada laboratório corresponde um relatório a ser entregue ao final da aula. Os relatórios podem ser realizados por grupos de no máximo dois alunos. A ausência do(a) aluno(a) implica em lhe ser atribuída nota zero no respectivo relatório. O(A) aluno(a) que chegar atrasado(a) às aulas de laboratório (fora do intervalo de

tolerância estabelecido pelo professor) ou se ausentar dela antes de concluir os experimentos terá sua nota no relatório multiplicada por 0,5 para refletir sua participação parcial.

Em laboratório avaliam-se essencialmente os tópicos 3, 9, 10, 11 e 12. A avaliação global das aulas de laboratório será representada por uma nota LB, calculada como a média aritmética das notas obtidas nos relatórios.

2. Critérios para aprovação

- a) O aluno que não comparecer a no mínimo 75% das aulas será considerado reprovado por freqüência insuficiente, de acordo com o artigo 73, do Capítulo I, Seção IX do Regimento Geral da UFSC. Neste caso, a nota final será NF = 0,0.
- b) O critério de aprovação baseia-se na média aritmética simples MF das notas obtidas nas 5 primeiras provas e no laboratório, ou seja:
 MF = (P1 + P2 + P3 + PA + PB + LB)/6.
- c) Será considerado **aprovado** o aluno com freqüência suficiente com MF ≥ 6,0. Neste caso, a nota final atribuída ao aluno aprovado será: NF = MF.
- d) Será considerado **reprovado** o aluno com freqüência suficiente com MF < 3. Neste caso, a nota final atribuída ao aluno reprovado será: NF = MF.
- e) Somente os alunos com freqüência suficiente e com 3,0 ≤ MF < 6,0 terão direito a fazer a prova P4, a título de **recuperação**. Neste caso, a nota final NF será calculada como a média aritmética simples das seis maiores notas do conjunto ⟨P1, P2, P3, P4, PA, PB, LB⟩. O aluno estará aprovado se NF ≥ 6.

3. Mecanismo de recuperação de prova perdida

Se o(a) aluno(a) faltar a alguma das cinco primeiras provas por motivo justificável, devidamente comprovado, deverá requerer junto à Secretaria do INE, no prazo de 48 horas, a autorização para recuperar a prova. Decorrido o prazo sem qualquer requerimento, será atribuída nota zero à prova perdida. Se a justificativa for julgada procedente pelo INE, o(a) aluno(a) fica automaticamente convocado(a) a fazer a prova P4. Neste caso, será atribuída à(s) prova(s) perdida(s) a mesma nota obtida em P4. A nota final NF será calculada como a média aritmética simples das seis maiores notas do conjunto ⟨P1, P2, P3, P4, PA, PB, LB⟩. O aluno estará aprovado se NF ≥ 6.

Como uma aula de laboratório é irrecuperável, também é irrecuperável a nota atribuída ao relatório de uma aula de laboratório perdida.

CRONOGRAMA

O cronograma de ensino e avaliação será publicado, no início do semestr, na URL: http://www.inf.ufsc.br/~santos/ine5411.htm e será atualizado conforme a necessidade. Entretanto, as datas das provas não sofrerão mudança, salvo determinação em contrário de superior hierárquico ou alterações no calendário escolar. Ficam designadas as seguintes datas para as provas:

- P1: Quinta-feira, dia 10/04/2008
- PA: Terça-feira, dia 06/05/2008
- P2: Terça-feira, dia 27/05/2008
- P3: Terça-feira, dia 24/06/2008
- PB: Quinta-feira, dia 03/07/2008
- P4: Quinta-feira, dia 10/07/2008

As provas serão realizadas sempre no horário das 10:10 às 11:50.

BIBLIOGRAFIA BÁSICA

[1] David A. Patterson and John L. Hennessy, "Computer Organization and Design: The Hardware/Software Interface", 3rd edition, Morgan Kaufmann Publishers, San Francisco, California, USA, 2007.

BIBLIOGRAFIA COMPLEMENTAR

- [2] John L. Hennessy and David A. Patterson, "Computer Architecture: A Quantitative Approach", 4th edition, Morgan Kaufmann Publishers, San Francisco, California, 2003.
- [3] Dominic Sweetman, "See MIPS Run", Morgan Kaufmann Publishers, San Francisco, California, 1999.